



PATENT  
0717-0446P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Atsushi SHIMONAKA Conf.:  
Appl. No.: 09/670,820 Group:  
Filed: September 28, 2000 Examiner:  
For: SEMICONDUCTOR LASER ELEMENT AND  
ELECTRONIC DEVICE USING THE SAME

HS  
2/27/01  
M. J. Rogers

L E T T E R

Assistant Commissioner for Patents  
Washington, DC 20231

January 22, 2001

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

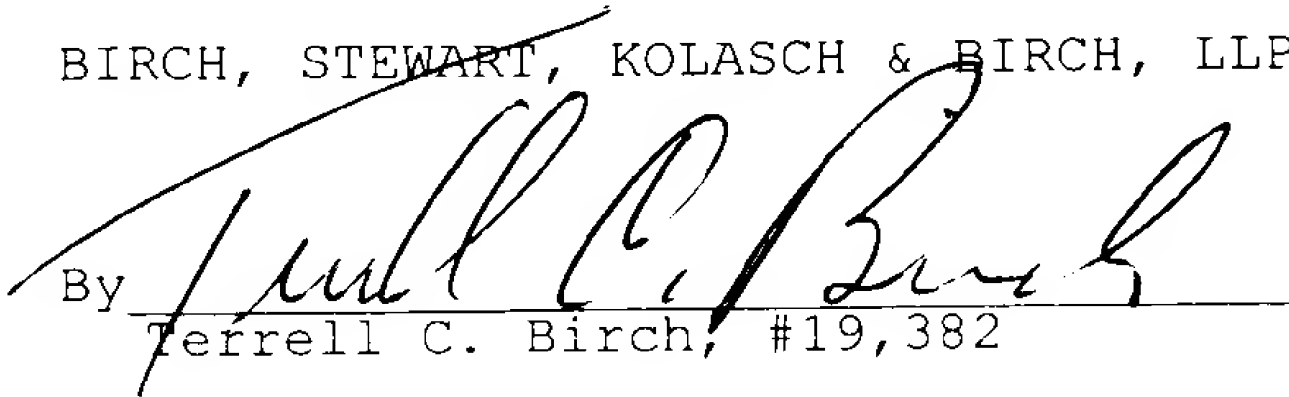
<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	11-275399	September 28, 1999
JAPAN	2000-284429	September 19, 2000

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By   
Terrell C. Birch, #19,382

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

TCB/WLG/jms  
0717-0446P

Attachment

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 9月28日

出 願 番 号

Application Number:

平成11年特許願第275399号

出 願 人

Applicant (s):

シャープ株式会社

2000年11月 6日

特許庁長官  
Commissioner,  
Patent Office

及川耕造

出証番号 出証特2000-3091114

【書類名】 特許願

【整理番号】 99J01679

【提出日】 平成11年 9月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01S 3/23

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 下中 淳

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100078282

【弁理士】

【氏名又は名称】 山本 秀策

【手数料の表示】

【予納台帳番号】 001878

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9005652

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体レーザ素子およびそれを使用した電子機器

【特許請求の範囲】

【請求項 1】 活性層から光がそれぞれ発せられる複数のレーザ発光部がアレイ状に配置された半導体レーザ領域と、

この半導体レーザ領域の各レーザ発光部からそれぞれ発せられる光が導波層内に入射するように、各活性層と導波層とが光学的に結合されており、導波層内を伝播する光を合流させる多モード干渉領域とを具備し、

前記半導体レーザ領域と多モード干渉領域とが一体化された共振器構造になっていることを特徴とする半導体レーザ素子。

【請求項 2】 活性層から光がそれぞれ発せられてレーザ発振される複数のレーザ発振部がアレイ状に配置された半導体レーザ領域と、

この半導体レーザ領域の各レーザ発振部からそれぞれ発せられるレーザ光が導波層内に入射するように、各活性層と導波層とが光学的に結合されており、導波層内をレーザ光が伝播して合流される多モード干渉領域とを具備し、

前記半導体レーザ領域と多モード干渉領域とが一体化されていることを特徴とする半導体レーザ素子。

【請求項 3】 前記半導体レーザ領域および前記多モード干渉領域が同一の半導体基板上に設けられている請求項 1 または 2 に記載の半導体レーザ素子。

【請求項 4】 前記半導体レーザ領域の各レーザ発光部に設けられた活性層と、前記多モード干渉領域の導波層とが、同一の材料にて一体的に形成されている請求項 1 に記載の半導体レーザ素子。

【請求項 5】 前記多モード干渉領域には、バイアス電圧が印加されるようになっている請求項 1 に記載の半導体レーザ素子。

【請求項 6】 前記多モード干渉領域には、レーザ光が出射される出力導波路が一体的に設けられている請求項 1 または 2 に記載の半導体レーザ素子。

【請求項 7】 前記半導体レーザ領域と多モード干渉領域との間には、半導体レーザ領域の各レーザ発光部における活性層にて発せられた光を、それぞれ多モード干渉領域に入力させる複数の入力導波路が設けられており、各入力導波路

の導波層と各活性層とが、同一の材料にて一体的に形成されている請求項 1 に記載の半導体レーザ素子。

【請求項 8】 前記半導体レーザ領域と多モード干渉領域との間には、半導体レーザ領域の各レーザ発振部における活性層にて発せられた光を、それぞれ多モード干渉領域に入力させる複数の入力導波路が設けられており、各入力導波路の導波層と各活性層とが、それぞれ誘電体膜を介して光学的に結合されている請求項 2 に記載の半導体レーザ素子。

【請求項 9】 前記各入力導波路の導波層が、低光吸収の材料によって構成されている請求項 7 または 8 に記載の半導体レーザ素子。

【請求項 10】 前記各入力導波路の導波層が、AlGaAs によって構成されている請求項 9 に記載の半導体レーザ素子。

【請求項 11】 前記各入力導波路が、それぞれ所定の等価屈折率になっている請求項 8 に記載の半導体レーザ素子。

【請求項 12】 前記各入力導波路が、それぞれ所定の幅方向寸法になっている請求項 11 に記載の半導体レーザ素子。

【請求項 13】 前記各入力導波路の幅寸法が、それぞれ、 $0.05\mu\text{m}$ 以下のばらつきになっている請求項 12 に記載の半導体レーザ素子。

【請求項 14】 前記各入力導波路を形成する際のパターンが、縮小露光法によって形成される請求項 13 に記載の半導体レーザ素子。

【請求項 15】 請求項 1 または 2 に記載の半導体レーザ素子に取り付けられており、この半導体レーザ素子に対する変調信号を出力するようになっていることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ワイヤレス光通信の送信光源等として好適に使用される高出力および高速変調可能な半導体レーザ素子およびそれを使用した電子機器に関する。

【0002】

【従来の技術】

ワイヤレス光通信の送信光源として使用される半導体レーザ素子としては、高出力であって高速変調が可能であり、しかも、真円状の均一な光放射パターンが得られることが好ましい。しかしながら、通常の半導体レーザ素子では、レーザ光の出力レベルが高くなると、レーザ光が出射される端面が溶解する瞬時光学損傷（COD）という現象が発生する。

【0003】

CODは、レーザ光の出射端面近傍においては、発光に寄与しない表面準位が存在するために、この表面準位に電流が注入されると、キャリアは、発光のために消費されることなく、熱エネルギーに変化する。このために、レーザ光の出射端面において温度が上昇することになるが、このような温度上昇によって、バンドギャップがさらに小さくなり、出射端面における光吸収が発生し、温度上昇がさらに促進されることになる。このように正帰還的に温度が上昇することによって、レーザ光の出射端面が溶解するCODが発生する。

【0004】

CODが発生しないようにするためには、通常、レーザ光の出射端面近傍において、光密度を低下させる方法、あるいは、その端面近傍を、光吸収が発生しないように、発振波長に対して透明にする方法が採用されている。

【0005】

「Applied Physics Letters」第60巻、第6号、第668～670ページ（J.L.Mawstら）には、図11に示す位相同期アレイ半導体レーザ素子が提案されている。この位相同期アレイ半導体レーザ素子では、半導体基板51上に、第1下部クラッド層52および活性層53が、順次、積層されており、活性層53上には、適当な間隔をあけて複数のリッジ部分54が設けられている。各リッジ部54では、第2下部クラッド層54a、導波層54b、第2上部クラッド層54cが、それぞれ積層されている。そして、各リッジ部54を覆うように、第1活性層53上に、第1上部クラッド層55が設けられている。

【0006】

活性層53の屈折率 $n_2$ は、第1下部クラッド層52の屈折率 $n_1$ よりも大きく、第1上部クラッド層55の屈折率 $n_3$ よりも小さくなっている（ $n_1 < n_2 <$

n3)。また、各リッジ部 5 4 における導波層 5 4 b の屈折率  $n_5$  は、活性層 5 2 の屈折率  $n_2$  よりも大きく、しかも、リッジ部 5 4 の第 2 下部クラッド層 5 4 a の屈折率  $n_4$  よりも大きく第 2 上部クラッド層 5 4 c の屈折率  $n_5$  よりも小さくなっている ( $n_2 < n_5$ 、 $n_4 < n_5 < n_6$ )。

【0 0 0 7】

このような構成の位相同期アレイレーザでは、活性層 5 3 にて生じた光は、各リッジ部 5 4 では、導波層 5 4 b 内に閉じ込められて導波する。リッジ部 5 4 の間の部分では、活性層 5 3 内に生じた光は、活性層 5 3 内に閉じ込められて導波する。このような構成により、全ての導波レーザ光の位相が同期した場合に、発振閾値が最低になり、位相同期半導体レーザが発振される。

【0 0 0 8】

また、図 1 2 に示すような窓構造半導体レーザ素子も提案されている。この窓構造半導体レーザ素子 6 0 では、基板 6 1 上に、下部クラッド層 6 2、活性層 6 3、上部クラッド層 6 4、キャップ層 6 5 が、順次、積層されているが、半導体レーザが発振される各端面近傍部分では、下部クラッド層 6 2 の一部と、活性層 6 2 および上部クラッド層 6 4 とが、それぞれ除去されて、p ブロック層 6 6 および n ブロック層 6 7 が、それぞれ積層状態で設けられている。各ブロック層 6 6 および 6 7 は、透明であって、光を吸収しない材料によってそれぞれ構成されている。

【0 0 0 9】

このような構成の窓構造半導体レーザ素子 6 0 では、レーザ光が出射される各端面において、光が吸収されないために、COD の発生が防止され、高出力化が可能になる。

【0 0 1 0】

さらには、全体における光密度を低下させるために、電流狭窄幅を広くしたブロードエリア半導体レーザ素子も開発されている。

【0 0 1 1】

特開平 1 1 - 6 8 2 4 2 号公報には、多モード導波路領域の両側に、シングルモードの導波路領域が設けられた半導体レーザ素子が開示されている。

【 0 0 1 2 】

【発明が解決しようとする課題】

図 1 1 に示す位相同期アレイ半導体レーザ素子では、レーザ発振部がアレイ状に配置されているために、放射パターンが上下方向および左右方向において非対称になる。このために、伝送エリアが楕円形状になり、天井取り付け型の光送信器として好適に使用できるものではない。また、活性層 5 3 および導波層 5 4 b において、レーザ光の位相を同期させる必要があり、作製が容易でなく、歩留まりが低下するという問題もある。

【 0 0 1 3 】

図 1 2 に示す窓構造半導体レーザ素子 6 0 では、COD の発生が防止されるために、高出力化が可能になるものの、大電流が活性層 6 3 に注入されることによって、結晶欠陥が発生するおそれがあり、長期にわたって安定的に動作させることができないおそれがある。

【 0 0 1 4 】

ブロードエリア半導体レーザ素子では、電流注入領域が広くなるために、レーザ素子としての静電容量が増大し、その結果、高速変調が容易でないという問題がある。また、発振が多モードであり、放射パターンも、位相同期アレイ半導体レーザ素子と同様に楕円形状になるために、ワイヤレス通信光源としては好ましいものではない。

【 0 0 1 5 】

さらに、特開平 1 1 - 6 8 2 4 2 号公報に開示された半導体レーザ素子も、素子全体が活性領域になっており、光出射端面の COD は高くないが、電流注入領域が広くなるために、静電容量が増大し、その結果、高速変調が容易でないという問題がある。

【 0 0 1 6 】

本発明は、このような問題を解決するものであり、その目的は、高出力であって、高速変調が可能であり、しかも、長期にわたって安定的に使用することができ、さらには、真円状の均一な放射パターンが得られる半導体レーザ素子およびそれを使用した電子機器を提供することにある。



【 0 0 1 7 】

【課題を解決するための手段】

本発明の半導体レーザ素子は、活性層から光がそれぞれ発せられる複数のレーザ発光部がアレイ状に配置された半導体レーザ領域と、この半導体レーザ領域の各レーザ発光部からそれぞれ発せられる光が導波層内に入射するように、各活性層と導波層とが光学的に結合されており、導波層内を伝播する光を合流させる多モード干渉領域とを具備し、前記半導体レーザ領域と多モード干渉領域とが一体化された共振器構造になっていることを特徴とする。

【 0 0 1 8 】

また、本発明の半導体レーザ素子は、活性層から光がそれぞれ発せられてレーザ発振される複数のレーザ発振部がアレイ状に配置された半導体レーザ領域と、この半導体レーザ領域の各レーザ発振部からそれぞれ発せられるレーザ光が導波層内に入射するように、各活性層と導波層とが光学的に結合されており、導波層内をレーザ光が伝播して合流される多モード干渉領域とを具備し、前記半導体レーザ領域と多モード干渉領域とが一体化されていることを特徴とする。

【 0 0 1 9 】

前記半導体レーザ領域および前記多モード干渉領域が同一の半導体基板上に設けられている。

【 0 0 2 0 】

前記半導体レーザ領域の各レーザ発光部に設けられた活性層と、前記多モード干渉領域の導波層とが、同一の材料にて一体的に形成されている。

【 0 0 2 1 】

前記多モード干渉領域には、バイアス電圧が印加されるようになっている。

【 0 0 2 2 】

前記多モード干渉領域には、レーザ光が出射される出力導波路が一体的に設けられている。

【 0 0 2 3 】

前記半導体レーザ領域と多モード干渉領域との間には、半導体レーザ領域の各レーザ発光部における活性層にて発せられた光を、それぞれ多モード干渉領域に

入力させる複数の入力導波路が設けられており、各入力導波路の導波層と各活性層とが、同一の材料にて一体的に形成されている。

【 0 0 2 4 】

前記半導体レーザ領域と多モード干渉領域との間には、半導体レーザ領域の各レーザ発振部における活性層にて発せられた光を、それぞれ多モード干渉領域に入力させる複数の入力導波路が設けられており、各入力導波路の導波層と各活性層とが、それぞれ誘電体膜を介して光学的に結合されている。

【 0 0 2 5 】

前記各入力導波路の導波層が、低光吸収の材料によって構成されている。

【 0 0 2 6 】

前記各入力導波路の導波層が、AlGaAsによって構成されている。

【 0 0 2 7 】

前記各入力導波路が、それぞれ所定の等価屈折率になっている。

【 0 0 2 8 】

前記各入力導波路が、それぞれ所定の幅方向寸法になっている。

【 0 0 2 9 】

前記各入力導波路の幅寸法が、それぞれ、 $0.05\mu\text{m}$ 以下のばらつきになっている。

【 0 0 3 0 】

前記各入力導波路を形成する際のパターンが、縮小露光法によって形成される。

【 0 0 3 1 】

本発明の電子機器は、このような半導体レーザ素子を取り付けられており、この半導体レーザ素子に対する変調信号を出力するようになっている。

【 0 0 3 2 】

【発明の実施の形態】

以下、図面を参照しながら本発明の実施の形態を説明する。

【 0 0 3 3 】

図 1 は、本発明の半導体レーザ素子の実施の形態の一例を示す斜視図である。

この半導体レーザ素子 1 0 は、n 型 GaAs によって構成された半導体基板 1 1 を有している。半導体基板 1 1 は、長手方向寸法が  $871\ \mu\text{m}$ 、幅方向寸法が  $30\ \mu\text{m}$  の長方形の表面を有している。なお、図 1 においては、長手方向の寸法を、幅方向寸法よりも短く表わされている。半導体基板 1 1 の下面には、負電極 1 6 が半導体基板 1 1 の下面全体にわたって設けられている。

## 【0034】

半導体基板 1 1 の長手方向の中央部上には、長手方向に沿って  $321\ \mu\text{m}$  の長さ にわたって、MMI (Multi-mode interference: 多モード干渉) 領域 1 0 a が設けられている。また、MMI 領域 1 0 a における長手方向の一方の側方には、半導体レーザ領域 1 0 b が設けられており、MMI 領域 1 0 a の他方の側方には、出力導波路領域 1 0 c が設けられている。

## 【0035】

半導体基板 1 1 の長手方向中央部に設けられた MMI 領域 1 0 a には、厚さが  $0.5\ \mu\text{m}$  の GaAs によって構成されたバッファ層（図示せず）を介して、厚さが  $1.5\ \mu\text{m}$  の  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  によって構成された下部クラッド層 1 2 a が積層状態で設けられており、この下部クラッド層 1 2 a 上に、厚さ  $0.5\ \mu\text{m}$  の  $\text{In}_{0.25}\text{Ga}_{0.75}\text{As}_{0.49}\text{P}_{0.51}$  によって構成された導波層 1 3 a、厚さ  $1.5\ \mu\text{m}$  の  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  によって構成された上部クラッド層 1 4 a がそれぞれ積層されている。

## 【0036】

MMI 領域 1 0 a の側方に配置された出力導波路領域 1 0 c には、半導体基板 1 1 上面の幅方向中央部に、半導体基板 1 1 の長手方向に沿って延びる出力導波路 1 0 e が設けられている。出力導波路 1 0 e には、MMI 領域 1 0 a と同様に、厚さが  $0.5\ \mu\text{m}$  の  $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$  によって構成されたバッファ層（図示せず）を介して、厚さが  $1.5\ \mu\text{m}$  の  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  によって構成された下部クラッド層 1 2 c が積層状態で設けられており、この下部クラッド層 1 2 c 上に、厚さ  $0.5\ \mu\text{m}$  の  $\text{In}_{0.25}\text{Ga}_{0.75}\text{As}_{0.49}\text{P}_{0.51}$  によって構成された導波層 1 3 c、厚さ  $1.5\ \mu\text{m}$  の  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  によって構成された上部クラッド層 1 4 c がそれぞれ積層されている。

【 0 0 3 7 】

MMI 領域 1 0 a の上面および出力導波路 1 0 c の上面には、バイアス用正電極 1 5 a が、MMI 領域 1 0 a および出力導波路 1 0 c の上面全体を覆うように設けられている。

【 0 0 3 8 】

MMI 領域 1 0 a の他方の側方に配置された半導体レーザ領域 1 0 b では、半導体基板 1 1 上に、幅方向に等しい間隔をあけて、それぞれが長手方向に沿って延びる 1 0 個のレーザ発光部 1 0 d が設けられている。各レーザ発光部 1 0 d は、MMI 領域部 1 0 a と同様に、厚さが  $0.5 \mu\text{m}$  の  $\text{GaAs}$  によって構成されたバッファ層（図示せず）を介して、厚さが  $1.5 \mu\text{m}$  の  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  によって構成された下部クラッド層 1 2 b が積層されており、下部クラッド層 1 2 b 上に、厚さが  $0.5 \mu\text{m}$  の  $\text{In}_{0.25}\text{Ga}_{0.75}\text{As}_{0.49}\text{P}_{0.51}$  の活性層 1 3 b、厚さが  $1.5 \mu\text{m}$  の  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  の上部クラッド層 1 4 b がそれぞれ積層されている。

【 0 0 3 9 】

各レーザ発光部 1 0 d は、幅方向寸法が、それぞれ  $1 \mu\text{m}$  になっており、1 0 個のレーザ発光部 1 0 d は、MMI 領域 1 0 a の幅方向中央部を中心線として線対称に配置されている。従って、隣接するレーザ発光部 1 0 d 同士の間隔は、それぞれ、 $3 \mu\text{m}$  になっている。

【 0 0 4 0 】

半導体レーザ領域 1 0 b における半導体基板 1 1 の上面には、各レーザ発光部 1 0 d が設けられた部分以外に、 $\text{SiO}_2$  膜によって構成された埋め込み誘電体層 1 7 が設けられている。そして、各レーザ発光部 1 0 d の上面および各埋め込み誘電体層 1 7 の上面の全体にわたって、MMI 領域 1 0 a に設けられたバイアス正電極 1 5 a とは適当な間隔をあけて配置された変調用正電極 1 5 b が設けられている。

【 0 0 4 1 】

このような構成の半導体レーザ素子 1 0 は、次のように製造される。n 型  $\text{GaAs}$  によって構成された半導体基板 1 1 上に、まず、厚さが  $0.5 \mu\text{m}$  の  $\text{GaAs}$

s のバッファ層（図示せず）、厚さが  $1.5 \mu\text{m}$  の n 型  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  の下部クラッド層 1 2 a、1 2 b、1 2 c、厚さが  $0.5 \mu\text{m}$  の  $\text{In}_{0.25}\text{Ga}_{0.75}\text{As}_{0.49}\text{P}_{0.51}$  の活性層 1 3 b および導波層 1 3 a、1 3 c、厚さが  $1.5 \mu\text{m}$  の p 型  $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}_{0.39}\text{P}_{0.61}$  の上部クラッド層 1 4 a、1 4 b、1 4 c が、それぞれ有機金属気相成長法（MOCVD）によって順次積層される。その後、通常のマスクプロセスとドライエッチング技術によって、図 2 に示すように、長手方向中央部に MMI 領域 1 0 a が形成されるとともに、それぞれが MMI 領域 1 0 a と一体となった 1 0 本のレーザ発光部 1 0 d および出力導波路 1 0 e がそれぞれ形成される。

【0 0 4 2】

このような状態になると、エッチングされた領域を埋めるように、 $\text{SiO}_2$  膜が、スパッタ法、または CVD 法によって形成される。これにより、各レーザ発光部 1 0 d の間、および、両側に位置する各レーザ発光部 1 0 d の外側に、 $\text{SiO}_2$  膜製の埋め込み誘電体層 1 7 がそれぞれ形成される。

【0 0 4 3】

このような構成の半導体レーザ素子 1 0 では、半導体基板 1 1 の背面側に設けられた負電極 1 6 と、半導体レーザ領域 1 0 b における変調用正電極 1 5 b との間に、変調電圧が印加されるとともに、MMI 領域 1 0 a および出力導波路領域 1 0 c に設けられたバイアス用正電極 1 5 a にも、適当なバイアス電圧（直流電圧）が印加される。なお、バイアス用正電極 1 5 a および変調用正電極 1 5 b は、相互に分離された状態になっているために、MMI 領域 1 0 a におけるバイアス正電極 1 5 a に印加される電圧によって、各レーザ発光部 1 0 d における変調特性に対する影響は認められない。

【0 0 4 4】

このように、変調用正電極 1 5 b から、アレイ状の各レーザ発光部 1 0 d に電流が注入されて、各レーザ発光部 1 0 d における活性層 1 3 b にて光がそれぞれ発せられる。

【0 0 4 5】

各レーザ発光部 1 0 d にて発せられた光は、各レーザ発光部 1 0 d の活性層 1

3 b を伝播して、MMI 領域 1 0 a の導波層 1 2 a 内に進入する。この場合、各レーザ発光部 1 0 d の活性層 1 3 b と、MMI 領域 1 0 a の導波層 1 2 a とが同一の半導体材料によって一体的に構成されているために、各活性層 1 2 b および導波層 1 2 a が共振器として機能し、各活性層 1 2 b にて発せられた光は、MMI 領域 1 0 a 内の導波層 1 2 a にて光学的に結合される。そして、MMI 領域 1 0 a 内の導波層 1 2 a の終端にて単一モードとなったレーザ光とされて、そのレーザ光が、出力導波路領域 1 0 c に設けられた出力導波路 1 0 e における導波層 1 2 c を通って出射される。

## 【0 0 4 6】

この場合、MMI 領域 1 0 a および出力導波路 1 0 b に設けられた正電極 1 5 a に、適当なバイアス電圧を印加することにより、各レーザ発光部 1 0 d の活性層 1 2 b から発せられる光は、MMI 領域 1 0 a における導波層 1 2 a 内にて吸収されることなく、出力導波路 1 0 e から出射される。

## 【0 0 4 7】

出力導波路 1 0 e から出射されるレーザ光は、出力導波路 1 0 e が単一モードになっているために、その放射パターンは、単峰になっており、しかも、真円に近くなっている。また、出力導波路 1 0 e では、バイアス用正電極 1 5 a によって、適当なバイアス電圧が印加されているが、その電流密度が小さいために、表面準位の非発光結合が少なく、温度上昇が抑制される。その結果、出力導波路 1 0 e における COD（瞬時光学損傷）が発生する出力レベルを高くすることができる。

## 【0 0 4 8】

このように、半導体レーザ領域 1 0 b における  $1\ \mu\text{m}$  幅の各レーザ発光部 1 0 d において、電流注入層としてそれぞれ設けられた活性層 1 2 b に電流が注入されることにより、各活性層 1 2 b から光がそれぞれ出力される。各レーザ発光部 1 0 d は、それぞれの両側に設けられた  $\text{SiO}_2$  膜製の埋め込み誘電体層 1 7 によって電流が狭窄された埋め込みヘテロストラクチャーレーザ（BHレーザ）になっており、しかも、各レーザ発光部 1 0 d の活性層 1 2 b は、幅が  $1\ \mu\text{m}$  程度と小さくなっていることによって、半導体の寄生容量が小さく、従って、素子変

調部の静電容量が小さくなっている。

【0 0 4 9】

このような半導体レーザ素子 1 0 では、B Hレーザである各レーザ発光部 1 0 d が、負電極 1 6 および変調用正電極 1 5 b に対して並列に接続されているために、図 3 に示す電気回路と等価になっており、各レーザ発光部 1 0 d は、インダクタンス L、容量 C、抵抗 R によって、それぞれ表示される。この場合、各レーザ発光部 1 0 d の抵抗 R に生じる電圧を評価することにより、各レーザ発光部 1 0 d の周波数伝達関数 A が評価される。各レーザ発光部 1 0 d における抵抗 R の電流 I と入力電圧 V との関係は、次の (1) 式によって表される。

【0 0 5 0】

$$I = V / Z(\omega) \cdots (1)$$

この場合、入力抵抗を 5 0  $\Omega$  とすると、Z( $\omega$ ) は、次の (2) 式で示される。

【0 0 5 1】

$$Z(\omega) = (50N + j\omega L) (1 + j\omega RC) + R \cdots (2)$$

(2) 式において、 $\omega$  は角周波数であり、周波数 f を用いて、 $\omega = 2\pi f$  で表される。また、j は虚数である。

【0 0 5 2】

周波数伝達関数 A(f) は、次の (3) 式によって表される。

【0 0 5 3】

$$A(f) = | Z(0) / Z(2\pi f) | \cdots (3)$$

1 0 個のレーザ発光部 1 0 d が設けられた本実施の形態の半導体レーザ素子 1 0 は、各レーザ発光部 1 0 d のインダクタンス L が 1 nH、静電容量 C が 2 pF、抵抗 R が 5 . 7  $\Omega$  になっており、その周波数伝達関数を図 4 に示す。この半導体レーザ素子 1 0 では、静電容量が小さくなっているために、高周波数の広い領域において、良好な周波数伝達関数になっており、高速応答性を有している。また、1 0 0 個のレーザ発光部 1 0 d を設けたこと以外は、図 1 と同様の構成の半導体レーザ素子の場合の周波数伝達関数を、図 4 に破線で示す。この場合の周波数伝達関数は、1 0 個のレーザ発光部 1 0 d を有する半導体レーザ素子の周波数伝達関数とほとんど変化していない。



## 【 0 0 5 4 】

比較のために、ブロードエリア半導体レーザ素子（インダクタンス  $L$  が  $1.3 \text{ nH}$ 、静電容量  $C$  が  $150 \text{ pF}$ 、抵抗  $R$  が  $2.5 \Omega$ ）の場合の周波数伝達関数を、図 4 に一点鎖線で示す。ブロードエリア半導体レーザ素子の場合には、静電容量  $C$  が大きいために、図 1 に示す本実施の形態の半導体レーザ素子 10 の  $1/10$  程度の応答速度しか得られなかった。

## 【 0 0 5 5 】

なお、図 1 に示す半導体レーザ素子 10 の信頼性を測定したところ、 $300 \text{ mW}$  の出力では、 $10$  万時間に近い寿命が得られた。

## 【 0 0 5 6 】

以上のように、図 1 に示す半導体レーザ素子 10 では、高出力化、高信頼性、高速応答性が、同時に得られる。

## 【 0 0 5 7 】

本発明の半導体レーザ装置の実施の形態の他の例を、図 5 に示す。この半導体レーザ素子 20 は、 $\text{n 型 GaAs}$  によって、長さが  $1096 \mu\text{m}$ 、幅が  $30 \mu\text{m}$  に構成された半導体基板 21 を有しており、この半導体基板 21 の下面に、負電極 26 が全体にわたって設けられている。なお、図 5 において、幅方向寸法に対して長手方向寸法が短く表わされている。

## 【 0 0 5 8 】

半導体基板 21 の長手方向の一方の側部上には、複数のアレイ状のレーザ発光部 20d を有する半導体レーザ領域 20b が、長さ  $250 \mu\text{m}$  にわたって設けられており、この半導体レーザ領域 20b に隣接して、各レーザ発光部 20d にそれぞれ連続した複数の入力導波路 20g を有する入力導波路領域 20f が、長さ  $50 \mu\text{m}$  にわたって設けられている。そして、入力導波路領域 20f の側方に、各入力導波路 20g が連続する MMI 領域 20a が、長さ  $746 \mu\text{m}$  にわたって設けられており、MMI 領域 20a の側方に、出力導波路領域 20c が、長さ  $50 \mu\text{m}$  にわたって設けられている。

## 【 0 0 5 9 】

半導体基板 21 上に設けられた半導体レーザ領域 20b は、それぞれの幅寸法



が  $1\ \mu\text{m}$  程度の 5 つのレーザ発光部 2 0 d が適当な間隔をあけてアレー状に配置されている。各レーザ発光部 2 0 d には、基板 2 1 上に設けられた厚さが  $0.5\ \mu\text{m}$  の n 型  $\text{GaAs}$  のバッファ層（図示せず）上に、厚さが  $1.0\ \mu\text{m}$  の n 型  $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$  によって構成された下部クラッド層 2 2 が積層されており、この下部クラッド層 2 2 上に、厚さが  $0.12\ \mu\text{m}$  の  $\text{Al}_{0.08}\text{Ga}_{0.92}\text{As}$  の活性層 2 3、厚さが  $1.0\ \mu\text{m}$  の p 型  $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$  の上部クラッド層 2 4 がそれぞれ積層されている。各レーザ発光部 2 0 d の端面には、高反射膜（図示せず）が、それぞれ設けられている。

## 【 0 0 6 0 】

中央に位置するレーザ発光部 2 0 d は、幅方向中心部が、MMI 領域 2 0 a における幅方向の中心部に一致するように、配置されている。

## 【 0 0 6 1 】

半導体レーザ領域 2 0 b には、隣接する各レーザ発光部 2 0 d の間、および、両側の各レーザ発光部 2 0 d の側方に、厚さが  $1\ \mu\text{m}$  程度の p -  $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$  下部ブロック層 2 7 a、厚さが  $1\ \mu\text{m}$  程度の n -  $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$  上部ブロック層 2 7 b が、それぞれ積層状態で設けられている。

## 【 0 0 6 2 】

また、半導体基板 2 1 上に設けられた MMI 領域 2 0 a では、半導体基板 2 1 上に、 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 a、厚さが  $0.3\ \mu\text{m}$  程度の  $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$  導波層 2 9 b、厚さが  $1\ \mu\text{m}$  の  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 c が、それぞれ順次積層されている。

## 【 0 0 6 3 】

半導体基板 2 1 上における半導体レーザ領域 2 0 b と、MMI 領域 2 0 a との間に設けられた入力導波路領域 2 0 f には、半導体レーザ領域 2 0 b の 5 つレーザ発光部 2 0 d と、MMI 領域 2 0 a とをそれぞれ結合する 5 つの入力導波路 2 0 g が設けられている。各入力導波路 2 0 g は、MMI 領域 2 0 a と同様に、半導体基板 2 1 上に、 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 a、厚さが  $0.3\ \mu\text{m}$  程度の  $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$  導波層 2 9 b、厚さが  $1\ \mu\text{m}$  の  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 c が、それぞれ順次積層されて構成されている。

## 【0064】

MMI 領域 20a の側方に配置された出力導波路領域 20c には、半導体基板 21 上面の中央部に、各入力導波路 20g に沿って延びる出力導波路 20e が設けられている。出力導波路 20e は、MMI 領域 20a と同様に、半導体基板 21 上に、 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  によって構成された下部ガイド層 29a、厚さが  $0.3\mu\text{m}$  程度の  $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$  によって構成された導波層 29b、厚さが  $1\mu\text{m}$  の  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  によって構成された下部ガイド層 29c が、順次積層されて構成されている。出力導波路 20e の端面には、数%程度の反射率の低反射膜（図示せず）が設けられている。

## 【0065】

このような構成の半導体レーザ素子 20 は、次のように製造される。n 型  $\text{GaAs}$  によって構成された半導体基板 21 上に、まず、半導体レーザ領域 20b を形成するために、厚さが  $0.5\mu\text{m}$  の n 型  $\text{GaAs}$  のバッファ層（図示せず）、厚さが  $1.0\mu\text{m}$  の n 型  $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$  の下部クラッド層 22、厚さが  $0.12\mu\text{m}$  の  $\text{Al}_{0.08}\text{Ga}_{0.92}\text{As}$  の活性層 23、厚さが  $1.0\mu\text{m}$  の p 型  $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$  の上部クラッド層 24 を、全面にわたって積層する。その後、 $\text{SiO}_2$  マスクを、スパッタ法によって上部クラッド層 24 の全面にわたって形成した後に、その  $\text{SiO}_2$  マスク上に、 $6\mu\text{m}$  の間隔をあけて幅  $2\mu\text{m}$  の複数のレジストストライプを作製する。

## 【0066】

次いで、 $\text{CF}_4$  ガスのリアクティブ・イオン・エッチング (RIE) によって、レジストマスクを  $\text{SiO}_2$  に転写し、アッシングにてレジストを除去した後に、クエン酸を用いたエッチャントにてエッチングする。この場合、サイドエッチにより、上下方向の中程が窪むようにエッチングが進み、一定の時間にわたってエッチング処理されることにより、活性層 23 の幅が  $1\mu\text{m}$  程度とされる。

## 【0067】

このような状態になると、電流狭窄のために、厚さが  $1\mu\text{m}$  程度の p -  $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$  によって構成された下部ブロック層 27a、厚さが  $1\mu\text{m}$  程度の n -  $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$  によって構成された上部ブロック層 27b が、順次、エッ

チングされた領域内に埋め込まれる。この場合、埋め込みのための半導体の成長は、 $\text{SiO}_2$ 膜を用いた選択成長にて行うことにより、 $\text{SiO}_2$ 膜上に堆積しない良好な埋め込みができる。その後、 $\text{SiO}_2$ 膜をフッ化水素酸系エッチャントにて除去し、MOCVD法によって、 $\text{p-GaAs}$ キャップ層 2 8 を全体にわたって積層する。これにより、図 6 (a) に示す半導体の積層構造が得られる。

## 【 0 0 6 8 】

その後、前述の $\text{SiO}_2$ マスクの形成と同様にして、半導体レーザ領域 2 0 b を覆う $\text{SiO}_2$ マスクを形成し、硫酸系のエッチャントにて、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c に対応した部分の積層半導体を、バッファ層および半導体基板 2 1 の一部にわたってエッチングする。

## 【 0 0 6 9 】

このような状態になると、半導体レーザ領域 2 0 b 以外の半導体基板 2 1 上に、 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 a、厚さが  $0.3 \mu\text{m}$  程度の  $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$  導波層 2 9 b、厚さが  $1 \mu\text{m}$  の  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 c を順次積層する。下部ガイド層 2 9 a の厚さは、バッファ層のエッチング深さによって異なるが、導波層 2 9 b の厚さ方向の中心が、半導体レーザ領域 2 0 b の各レーザ発光部 2 0 d における活性層 2 3 の厚さ方向の中心と一致するように設定される。

## 【 0 0 7 0 】

下部ガイド層 2 9 a、導波層 2 9 b、上部ガイド層 2 9 c の各半導体結晶も、 $\text{SiO}_2$ 膜を用いた選択成長とすることによって、各半導体結晶が $\text{SiO}_2$ 膜上に成長しない良好な積層構造とすることができる。

## 【 0 0 7 1 】

下部ガイド層 2 9 a、導波層 2 9 b、上部ガイド層 2 9 c を順次積層すると、図 6 (b) に示すように、半導体レーザ領域 2 0 b との境界部分では、下部ガイド層 2 9 a が半導体レーザ領域 2 0 b 側に厚く成長するために、導波層 2 9 b が若干湾曲した状態になる。このような湾曲状態は  $10$  数  $\mu\text{m}$  に及ぶが、半導体の屈折率が大きいため、各レーザ発光部 2 0 d から発せられて各導波層 2 9 b 内に入力される光は、ほとんど広がらない。このように、半導体レーザ領域 2 0 b

における活性層 2 3 と、入力導波路領域 2 0 f における導波層 2 9 b とが、良好に光結合されている。

【 0 0 7 2 】

その後、前述の  $\text{SiO}_2$  マスクの形成と同様にして、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c を覆う  $\text{SiO}_2$  マスクにて、入力導波路領域 2 0 f における 5 つの入力導波路 2 0 g のパターン、MMI 領域 2 0 a のパターン、出力導波路領域 2 0 c における 1 つの出力導波路 2 0 e のパターンを形成し、ドライエッチングによって、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c を、それぞれ、所定のパターンに形成する。

【 0 0 7 3 】

このような状態になると、 $\text{SiO}_2$  マスクを除去して、半導体基板 2 1 の裏面の全体にわたって負電極 2 6 が設けられるとともに、半導体レーザ領域 2 0 b の全体にわたって、正電極 2 5 が設けられる。そして、半導体レーザ領域 2 0 b の各レーザ発光部 2 0 d の空気との界面であるそれぞれの端面に、高反射膜が蒸着によって設けられるとともに、出力導波路領域 2 0 c における出力導波路 2 0 e の空気との界面である端面に、数%程度の低反射率の反射膜が蒸着によって設けられる。これにより、図 5 に示す半導体レーザ素子 2 0 とされる。

【 0 0 7 4 】

このような構成の半導体レーザ素子 2 0 では、半導体レーザ領域 2 0 b における各レーザ発光部 2 0 d が、それぞれ、BHレーザであって、各レーザ発光部 2 0 d と各入力導波路 2 0 g とがそれぞれ光結合されており、また、各入力導波路 2 0 g と MMI 領域 2 0 a と出力導波路 2 0 c とが一体的に形成されていることによって、半導体レーザ領域 2 0 b、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c 全体が共振器として機能する。その結果、半導体レーザ素子 2 0 の出力導波路 2 0 e からは、例えば、800 nm の発振波長のレーザ光が発振される。

【 0 0 7 5 】

半導体レーザ素子 2 0 から発振されるレーザ光は、半導体レーザ領域 2 0 b における各レーザ発振部 2 0 d からの全発振光パワーに対して 80% の高効率の光

出射率になっており、その放射パターンも良好である。発振されるレーザ光の 20 % の光損失に関しては、半導体レーザ領域 2 0 b の各レーザ発振部 2 0 d と、入力導波路領域 2 0 f の各入力導波路 2 0 g とにおける結合損失である。

【 0 0 7 6 】

本実施の形態では、各レーザ発光部 2 0 d と、入力導波路 2 0 g との反射は、0.3 % とわずかであり、半導体レーザ領域 2 0 b、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c の全体にわたって光共振器が形成されており、従って、入力導波路 2 0 g 内に入射する光の位相条件が、光共振器内を伝播することによって、自然に満たされる。

【 0 0 7 7 】

本実施の形態の半導体レーザ素子 2 0 の周波数応答について測定したところ、各レーザ発光部 2 0 d における静電容量が 1 0 p F 程度と小さく、半導体レーザ素子 2 0 全体の周波数伝達関数（3 d B ダウン）も、2 G H z 程度になっており、きわめて良好であった。

【 0 0 7 8 】

本実施の形態の半導体レーザ素子 2 0 では、各入力導波路 2 0 g、MMI 領域 2 0 a、出力導波路 2 0 e の導波層 2 9 b が、光吸収のない A l G a A s によって構成されているために、低閾値となっており、低電流にて駆動されるとともに、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c に対して、特に電圧を印加する必要がない。

【 0 0 7 9 】

このように、本実施の形態の半導体レーザ素子 2 0 は、高出力、高速変調可能であり、しかも、光放射パターンが真円状になっており、さらには、2 0 0 m W にて 1 0 万時間に近く動作することができ、信頼性にも優れている。

【 0 0 8 0 】

MMI 領域 2 0 a の長さについては、「Journal of Lightwave Technology」第 1 3 巻（1 9 9 5 年）、第 4 号、第 6 1 5 ～ 6 2 7 ページ（Lucas B.Soldano ら）に記載された数式が適用される。例えば、図 1 0 に示す多モード干渉デバイス 7 0 では、N 個の入力導波路 7 1 から多モード干渉領域 7 2 に入力される光が

、多モード干渉領域 7 2 にて干渉して、単一モードとして、1 つの出力導波路 7 3 から出力されるようになっている。このような多モード干渉領域 7 2 の幅を W、隣接する各入力導波路 7 1 の間隔を W/N、両側に位置する各入力導波路 7 1 と多モード干渉領域 7 2 の側面との間隔をそれぞれ W/2 N、多モード干渉領域 7 2 の屈折率を n 1、多モード干渉領域 7 2 の各側部における屈折率を n 2、導波光の真空中での波長を λ とすると、多モード干渉領域 7 2 における最適な長さは、 $n 1 \cdot W e^2 / \lambda \cdot N$  で表されることになる。ただし、W e は、次の (4) 式で表される。

【0 0 8 1】

【数 1】

$$W_e = W + \frac{\lambda}{\pi \sqrt{n_1^2 - n_2^2}} \left( \frac{n_2}{n_1} \right)^2 \quad \dots (4)$$

【0 0 8 2】

図 7 は、本発明の半導体レーザ素子の実施の形態のさらに他の例を示す斜視図である。この半導体レーザ素子 2 0' は、図 5 に示す半導体レーザ素子 2 0 において、半導体レーザ領域 2 0 b における入力導波路領域 2 0 f 側の端面に、誘電体膜としての S i O<sub>2</sub> 膜 2 0 h が設けられており、半導体レーザ領域 2 0 b と、入力導波路領域 2 0 f の各入力導波路 2 0 g とが、S i O<sub>2</sub> 膜製の誘電体膜 2 0 h を介して接合されている。従って、半導体レーザ領域 2 0 b は、各端面に誘電体膜が設けられた共振器構造になっており、半導体レーザ領域 2 0 b には、活性層 2 3 にて発せられた光がレーザ光として発振される複数のレーザ発振部 2 0 k がアレイ状に設けられている。

【0 0 8 3】

また、半導体レーザ領域 2 0 b の長さが 2 5 0 μ m、入力導波路領域 2 0 f の長さが 3 0 8 μ m、MMI 領域 2 0 a の長さが 7 4 6 μ m、出力導波路領域 2 0 c の長さが 5 0 μ m になっており、全体の幅方向寸法が 3 0 μ m になっている。さらには、5 つの入力導波路 2 0 g のそれぞれの幅寸法が、各レーザ発振領域 2 0 k から発振されるレーザ光の出力が最大となるように、例えば、幅方向の両側

に位置する各入力導波路 2 0 g の幅寸法がそれぞれ  $0.9 \mu\text{m}$ 、これらの入力導波路 2 0 g に隣接する各入力導波路 2 0 g の幅方向寸法が、それぞれ  $1.0 \mu\text{m}$ 、幅方向中央部に位置する入力導波路 2 0 g の幅方向寸法が  $1.1 \mu\text{m}$  に設定されている。その他の構成は、図 5 に示す半導体レーザ素子 2 0 と同様になっている。

#### 【 0 0 8 4 】

このような構成の半導体レーザ素子 2 0 ' を製造する場合には、図 5 に示す半導体レーザ素子 2 0 と同様に、まず、半導体基板 2 1 上に、図 6 ( a ) に示すように、半導体レーザ領域 2 0 b と同様の積層構造を形成する。

#### 【 0 0 8 5 】

次いで、図 5 に示す半導体レーザ素子 2 0 と同様に、半導体レーザ領域 2 0 b を覆う  $\text{SiO}_2$  マスクを用いて、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c に対応した部分の積層半導体を、バッファ層および半導体基板 2 1 の一部にわたってエッチングして半導体レーザ領域 2 0 b を形成する。

#### 【 0 0 8 6 】

その後、バイアススパッタ法によって、半導体基板 2 1 にバイアス電圧を印加しつつ、 $\text{SiO}_2$  膜 2 0 h を、エッチングによって形成された半導体レーザ領域 2 0 b の端面に沿って形成する。このようなバイアススパッタ法では、 $\text{SiO}_2$  膜 2 0 h は、半導体基板 2 1 上には堆積されず、半導体レーザ領域 2 0 b の上面および端面に沿ってのみ形成される。

#### 【 0 0 8 7 】

このような状態になると、半導体レーザ領域 2 0 b 以外の半導体基板 2 1 上に、 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 a、厚さが  $0.3 \mu\text{m}$  程度の  $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$  導波層 2 9 b、厚さが  $1 \mu\text{m}$  の  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$  下部ガイド層 2 9 c を順次積層する。下部ガイド層 2 9 a の厚さは、バッファ層のエッチング深さによって異なるが、導波層 2 9 b の厚さ方向の中心が、半導体レーザ領域 2 0 b の各レーザ発振部 2 0 k における活性層 2 3 の厚さ方向の中心と一致するように積層される。

#### 【 0 0 8 8 】



下部ガイド層 2 9 a、導波層 2 9 b、上部ガイド層 2 9 c の各半導体結晶も、 $\text{SiO}_2$ 膜を用いた選択成長とすることによって、各半導体結晶が $\text{SiO}_2$ 膜上に成長しない良好な積層構造とすることができる。しかも、半導体レーザ領域 2 0 b の端面に $\text{SiO}_2$ 膜製の誘電体膜 2 0 h が形成されていることによって、水平方向の結晶成長が抑制されるために、半導体レーザ領域 2 0 b と入力導波路領域 2 0 f との光結合が良好に行われる。

【 0 0 8 9 】

その後、前述の $\text{SiO}_2$ マスクの形成と同様にして、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c を覆う $\text{SiO}_2$ マスクを用いて、入力導波路領域 2 0 f における 5 つの入力導波路 2 0 g のパターン、MMI 領域 2 0 a のパターン、出力導波路領域 2 0 c における 1 つの出力導波路 2 0 e のパターンを、縮小露光法によって形成する。

【 0 0 9 0 】

縮小露光法は、図 8 に示すように、入力導波路領域 2 0 f における各入力導波路 2 0 g のパターン、出力導波路 2 0 e のパターンが拡大状態で形成されたフォトマスク 3 1 を、紫外線によって、半導体積層体に対して露光するようになっており、従って、各入力導波路 2 0 g の幅方向寸法を、 $0.05\mu\text{m}$ 以下のばらつきにて形成することができる。

【 0 0 9 1 】

通常の露光法では、マスクに形成される入力導波路 2 0 g の幅方向の寸法を、 $0.05\mu\text{m}$ 程度のバラツキによって制御されるが、形成される入力導波路 2 0 g の幅寸法の精度はさらに悪化する。これに対して、縮小露光法では、縮小率を  $1/10$  とすると、半導体基板 2 1 上でのマスクの精度も、 $1/10$  程度になり、入力導波路 2 0 g の幅方向の寸法のバラツキを  $0.005\mu\text{m}$  程度に抑制することができる。従って、各入力導波路 2 0 g の幅方向寸法を、 $0.1\mu\text{m}$  程度ずつ変化させる場合には、変化量の  $1/20$  の誤差とすることができ、従って、位相変化の誤差も、 $1/20$  程度に抑制することができる。

【 0 0 9 2 】

縮小露光法によって、入力導波路領域 2 0 f における各入力導波路 2 0 g のパ



ターン、MMI 領域 2 0 a のパターン、および出力導波路 2 0 e のパターンがそれぞれ形成されると、ドライエッチングされて、入力導波路領域 2 0 f、MMI 領域 2 0 a、出力導波路領域 2 0 c が、それぞれ、所定のパターンにて形成される。

【0 0 9 3】

このような状態になると、 $\text{SiO}_2$  マスクを除去して、半導体基板 2 1 の裏面の全体にわたって負電極 2 6 が設けられるとともに、半導体レーザ領域 2 0 b の全体にわたって、正電極 2 5 が設けられる。そして、半導体レーザ領域 2 0 b の各レーザ発振部 2 0 k の空気との界面であるそれぞれの端面に、高反射膜が蒸着によって設けられるとともに、出力導波路領域 2 0 c における出力導波路 2 0 e の空気との界面である端面に、数%程度の低反射率の反射膜が蒸着によって設けられる。これにより、図 7 に示す半導体レーザ素子 2 0' とされる。

【0 0 9 4】

MMI 領域 2 0 a において、最大の光出力を得るためには、MMI 領域 2 0 a に入射される各レーザ光の位相が、MMI 領域に入射する際に、それぞれ変化していることが必要である（「Applied optics」第 3 4 巻、第 3 0 号、第 6 8 9 8 ~ 6 9 1 0 ページ（M. Bachmann ら）参照、この文献では、近似的な解のみが与えられている）。図 1 0 に示す MMI 光合流器では、i 番目の入力導波路の光の位相が次の式を満足するとき、ほぼ最大の光出力が得られる。

【0 0 9 5】

$$\Phi = (-\pi / N) \cdot (i - 1) \cdot (N - 1)$$

本実施の形態において、5 つの入力導波路 2 0 g に入力される光の相対的な位相が、 $(0, -0.6\pi, -0.8\pi, -0.6\pi, 0)$  である場合に、レーザ光の出力が最大になる。本実施の形態において、一对の入力導波路 2 0 g の幅方向寸法が、1 0 % 異なっていることによって、等価屈折率は 0.00065 だけ変化することが確認されており、従って、各入力導波路 2 0 g の幅方向寸法を、1 0 % ずつ変化させて、 $0.9\mu\text{m}$ 、 $1.0\mu\text{m}$ 、 $1.1\mu\text{m}$ 、 $1.0\mu\text{m}$ 、 $0.9\mu\text{m}$  とすることにより、各入力導波路 2 0 g 内を伝播する光の相対位相を  $(0, -0.5\pi, 0, -0.5\pi, -\pi)$  とすることができる。各入力導波路

2 0 g に入力される光の位相は、半導体レーザ領域 2 0 b における各レーザ発振部 2 0 d から発振されるレーザ光の位相を  $(0, -\pi, 0, -\pi, 0)$  とすると、各入力導波路から出る光の位相は、 $(-\pi, -1.5\pi, 0, -1.5\pi, -\pi)$  となり、 $2\pi$  の周期性を考慮すると、 $(0, -0.5\pi, -\pi, -0.5\pi, 0)$  となる。これにより、MMI 領域 2 0 a 内に入射される最適な位相条件にほぼ近い位相条件とすることができる。本実施の形態の半導体レーザ素子 2 0' から出射されるレーザ光の波長は 8 0 0 nm である。

## 【0 0 9 6】

なお、本実施の形態では、各入力導波路 2 0 g の幅方向寸法をそれぞれ変更することによって、各入力導波路 2 0 g における等価屈折率をそれぞれ変化させる構成としたが、各入力導波路 2 0 g の両側における空間内に、適当な材料を埋め込むことによって、各入力導波路 2 0 g における等価屈折率を変更するようにしてもよい。

## 【0 0 9 7】

本実施の形態の半導体レーザ素子 2 0' から発振されるレーザ光は、半導体レーザ領域 2 0 b における各レーザ発振部 2 0 k からの全発振光パワーに対して 7 0 % の高効率にてレーザ光が出射されており、その放射パターンも良好である。発振されるレーザ光の 3 0 % の光損失に関しては、半導体レーザ領域 2 0 b の各レーザ発振部 2 0 のから入力導波路領域 2 0 f の各入力導波路 2 0 g に対する結合損失が 1 0 %、MMI 領域 2 0 a から出力導波路 2 0 e に対する結合損失が 2 0 % である。MMI 領域 2 0 a から出力導波路 2 0 e に対する結合損失が 2 0 % になる最大の原因は、MMI 領域 2 0 a における各レーザ光の位相を完全に一致させることができないことによるものであるが、各入力導波路 2 0 g の幅方向寸法を、それぞれ  $1\ \mu\text{m}$  として、位相の調整を全く行わない場合には、半導体レーザ素子全体の光損失は 6 0 % となる。

## 【0 0 9 8】

なお、各入力導波路 2 0 g の幅方向寸法をそれぞれ変化させることによる位相の調整は、M. Bachmann らの論文に基づく近似解を使用した、ビーム伝搬法に基づいて調整することにより、MMI 領域 2 0 a 内に入射される各光位相を、 $(0,$

$-0.64\pi$ 、 $-0.85\pi$ 、 $-0.64\pi$ 、 $0$ ) とすることができ、光損失をほぼ 0% とすることができる。

【0 0 9 9】

本実施の形態の半導体レーザ素子 2 0' の周波数応答について測定したところ、各レーザ発振部 2 0 k における静電容量は、1 0 p F 程度であり、半導体レーザ素子 2 0' 全体の周波数伝達関数 (3 d B ダウン) も、2 G H z 程度と良好であった。

【0 1 0 0】

本実施の形態の半導体レーザ素子 2 0' では、各入力導波路 2 0 g、MM I 領域 2 0 a、出力導波路 2 0 e の導波層 2 9 b が、光吸収のない A l G a A s によって構成されているために、低閾値となるために、低電流にて駆動することができる。従って、本実施の形態の半導体レーザ素子 2 0' は、高出力、高速変調可能であり、しかも、光放射パターンが真円状になっており、さらには、2 0 0 m W にて 1 0 万時間に近く動作させることができ、信頼性にも優れている。

【0 1 0 1】

なお、上記各実施の形態では、1 つの半導体基板 2 1 上に、半導体レーザ領域と、MM I 領域を一体的に集積したモノリシック型であったが、ハイブリッド型、バルク型であってもよい。

【0 1 0 2】

また、半導体レーザ領域に設けられるレーザ発振部の数は、特に限定されるものではない。また、各レーザ発振部の配置も、MM I 領域に対して中心対称に配置する必要もない。

【0 1 0 3】

さらに、MM I 領域の終端においては、導波光は、単一モードになるために、特に出力導波路を設ける必要はないが、出力導波路を設けることによって、出力導波路の任意の部分にて素子のへき開を行うことができるために、素子の作製の歩留まりが向上する。また、出力導波路を設ける場合には、1 つに限らず、MM I 領域に入力されるレーザ光の数よりも少ない複数の出力導波路を設けるようにしてもよい。

【 0 1 0 4 】

半導体レーザ領域におけるレーザ発振部の構成は、B Hレーザに限らず、V溝埋め込みレーザ構造、リッジ電流狭窄レーザ構造等であってもよい。いずれの場合も、各レーザ発振部における静電容量によって、素子全体の伝達関数（変調特性）が決定されるが、通常のブロードエリアレーザよりも高速変調が可能であり、しかも、高出力であって、真円に近い放射パターンが得られる。

【 0 1 0 5 】

図 9（a）は、本発明の半導体レーザ素子を使用した光送信器 4 3 が搭載されたパーソナルコンピューターを示す斜視図である。このパーソナルコンピューター 4 0 は、ラップトップ型であり、キーボード等の入力操作部が設けられた本体部 4 1 と、この本体部 4 1 に対して回動可能に取り付けられた蓋部 4 2 とを有しており、蓋部 4 2 には、表示画面が設けられている。そして、蓋部 4 2 における一方の側面に、光送信器 4 3 が設けられている。

【 0 1 0 6 】

光送信器 4 3 は、パーソナルコンピューター 4 0 の本体部 4 1 から送信されるデータ信号を、レーザ光に変調して、空間内に出射するようになっている。空間内に出射されたレーザ光は、受信装置を有するパーソナルコンピュータ、光通信ハブ等にて受信されるようになっており、これにより、データ伝送が実現される。

【 0 1 0 7 】

図 9（b）は、その光送信器 4 3 の断面図である。この光送信器 4 3 では、回路基板 4 3 a 上に信号変調用 I C 4 3 b が実装されており、パーソナルコンピューター 4 0 の本体部 4 1 から送られるデジタル信号が、信号変調用 I C 4 3 b にて変調用信号に変換される。回路基板 4 3 a には、本発明の半導体レーザ素子 1 0 が搭載されており、その半導体レーザ素子 1 0 の近傍に、電極 4 3 c が設けられている。半導体レーザ素子 1 0 には、信号変調用 I C 4 3 b にて変調された変調信号が、電極 4 3 を介して与えられるようになっており、その変調信号にて半導体レーザ素子 1 0 が駆動される。

【 0 1 0 8 】

半導体レーザ素子 1 0 は、レーザ保護カバー 4 3 e によって覆われており、レーザ保護カバー 4 3 e には、半導体レーザ素子 1 0 から出射されるレーザ光が通過する光拡散板 4 3 e が設けられている。光拡散板 4 3 e は、人体、特に網膜に対する安全性が確保されるように、半導体レーザ素子 1 0 から出射されるレーザ光を拡散させた状態で通過させるようになっている。

【 0 1 0 9 】

レーザ保護カバー 4 3 e は、樹脂モールドレンズ 4 3 f にて覆われており、半導体レーザ素子 1 0 から出射されて、拡散板 4 3 e を通過したレーザ光は、樹脂モールドレンズ 4 3 f を通って空間に照射される。樹脂モールドレンズ 4 3 f には、光を拡散する粒子が混入されており、樹脂モールドレンズ 4 3 f によっても、網膜に対する安全性が確保されている。

【 0 1 1 0 】

このような光送信器 4 3 が設けられたパーソナルコンピュータ 4 0 では、光送信器 4 3 に設けられる半導体レーザ素子 1 0 が、従来の半導体レーザ素子に比較して、著しく高寿命であり、長期にわたって安定的に使用することができる。このように、半導体レーザ素子 1 0 が高寿命になっているために、パーソナルコンピュータ 4 0 は、半導体レーザ素子 1 0 が寿命になるまで使用することができる。その結果、通常は、最も寿命の短い発光素子によって、パーソナルコンピュータ自体の寿命が決定されているが、半導体レーザ素子 1 0 を使用することによって、パーソナルコンピュータ 4 0 自体の信頼性が著しく向上する。

【 0 1 1 1 】

本発明の半導体レーザ素子 1 0 では、真円に近いビームが得られるために、特別なレンズを必要とせず、従って、安価であって製造が容易な樹脂モールドレンズ 4 3 f を使用することができる。これにより、製品全体のコストダウンおよび軽量化が図れる。

【 0 1 1 2 】

なお、半導体レーザ素子 1 0 としては、図 5 および図 7 に示すものも使用することができる。また、本発明の半導体レーザ素子は、パーソナルコンピュータ 4 0 に設ける構成に限らず、動画伝送用 V T R 等にも設けてもよい。

【0 1 1 3】

【発明の効果】

本発明の半導体レーザ素子は、このように、複数のレーザ発光部またはレーザ発振部を有する半導体レーザ領域と、各レーザ発光部またはレーザ発振部から発せられる光またはレーザ光を干渉させて単一モードとする多モード干渉領域とが一体化されているために、各レーザ発光部またはレーザ発振部における静電容量を小さくすることができ、高速変調が可能になっている。しかも、高出力であって、真円状の均一な放射ビームが得られるために、ワイヤレス光通信の光源として好適に使用することができる。

【0 1 1 4】

また、このような半導体レーザ素子を使用した電子機器は、半導体レーザ素子が高寿命化されているために、長期にわたって安定的に使用することができる。

【図面の簡単な説明】

【図 1】

本発明の半導体レーザ素子の実施の形態の一例を示す一部破断斜視図である。

【図 2】

その半導体レーザ素子の製造工程の一例を示す斜視図である。

【図 3】

その半導体レーザ素子の等価回路図である。

【図 4】

その半導体レーザ素子の周波数伝達関数の特性を示すグラフである。

【図 5】

本発明の半導体レーザ素子の実施の形態の他の例を示す斜視図である。

【図 6】

(a) および (b) は、それぞれ、その半導体レーザ素子の製造工程の一例を示す斜視図である。

【図 7】

本発明の半導体レーザ素子の実施の形態のさらに他の例を示す斜視図である。

【図 8】

その半導体レーザ素子を作製する際の縮小露光法の説明図である。

【図 9】

(a) は、本発明の半導体レーザ素子が設けられたパーソナルコンピュータの一例を示す斜視図、(b) は、そのパーソナルコンピュータに設けられた送信器の概略構成図である。

【図 1 0】

MMI 光合流器の概略構成図である。

【図 1 1】

従来の半導体レーザ素子の一例を示す断面図である。

【図 1 2】

従来の半導体レーザ素子の他の例を示す一部破断斜視図である。

【符号の説明】

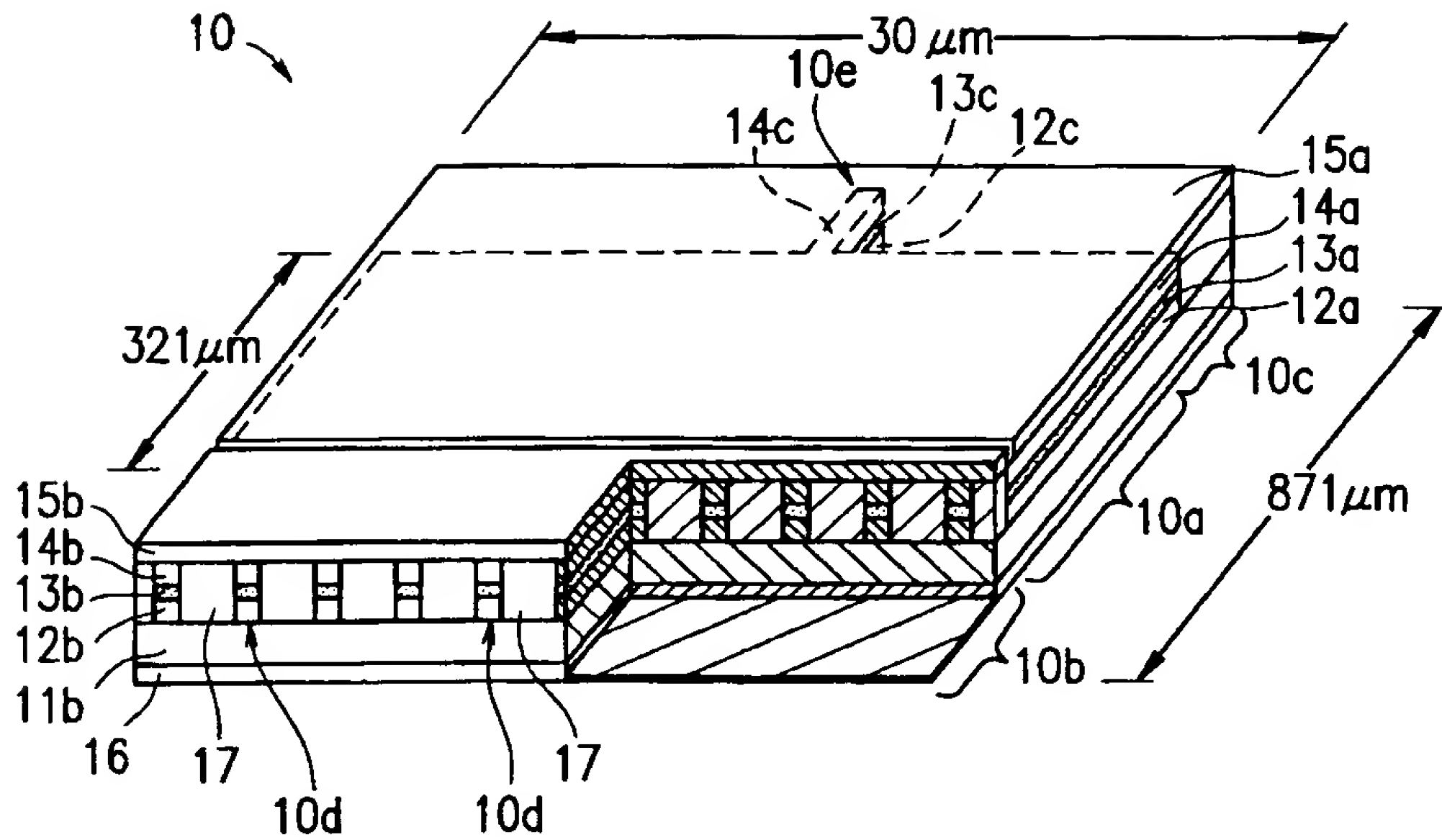
- 1 0 半導体レーザ素子
- 1 0 a MMI 領域
- 1 0 b 半導体レーザ領域
- 1 0 c 出力導波路領域
- 1 0 d レーザ発光部
- 1 0 e 出力導波路
- 1 1 半導体基板
- 1 2 a、1 2 b、1 2 c 下部クラッド層
- 1 3 a、1 3 c 導波層
- 1 3 b 活性層
- 1 4 a、1 4 b、1 4 c 上部クラッド層
- 1 5 a バイアス用正電極
- 1 5 b 変調用正電極
- 1 6 負電極
- 2 0、2 0' 半導体レーザ素子
- 2 0 a MMI 領域
- 2 0 b 半導体レーザ領域

- 2 0 c 出力導波路領域
- 2 0 d レーザ発光部
- 2 0 e 出力導波路
- 2 0 f 入力導波路領域
- 2 0 g 入力導波路
- 2 0 h 誘電体膜
- 2 0 k レーザ発振部
- 2 1 半導体基板
- 2 2 下部クラッド層
- 2 3 活性層
- 2 4 上部クラッド層
- 2 5 正電極
- 2 6 負電極
- 2 7 a 下部ブロック層
- 2 7 b 上部ブロック層
- 2 8 キャップ層
- 2 9 a 下部ブロック層
- 2 9 b 導波層
- 2 9 c 上部ブロック層
- 3 1 フォトマスク
- 4 0 パーソナルコンピュータ
- 4 3 光送信器

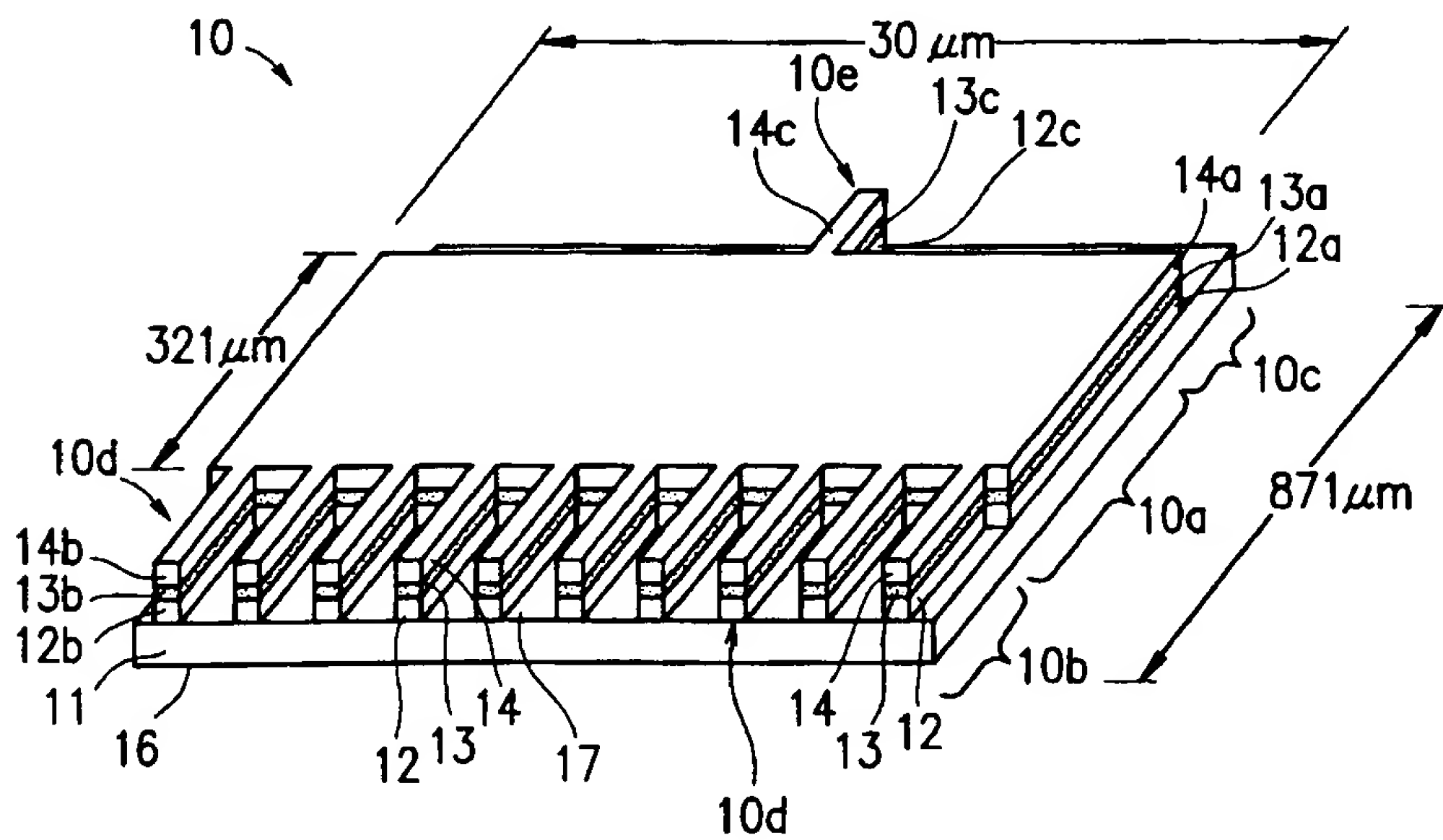


【書類名】 図面

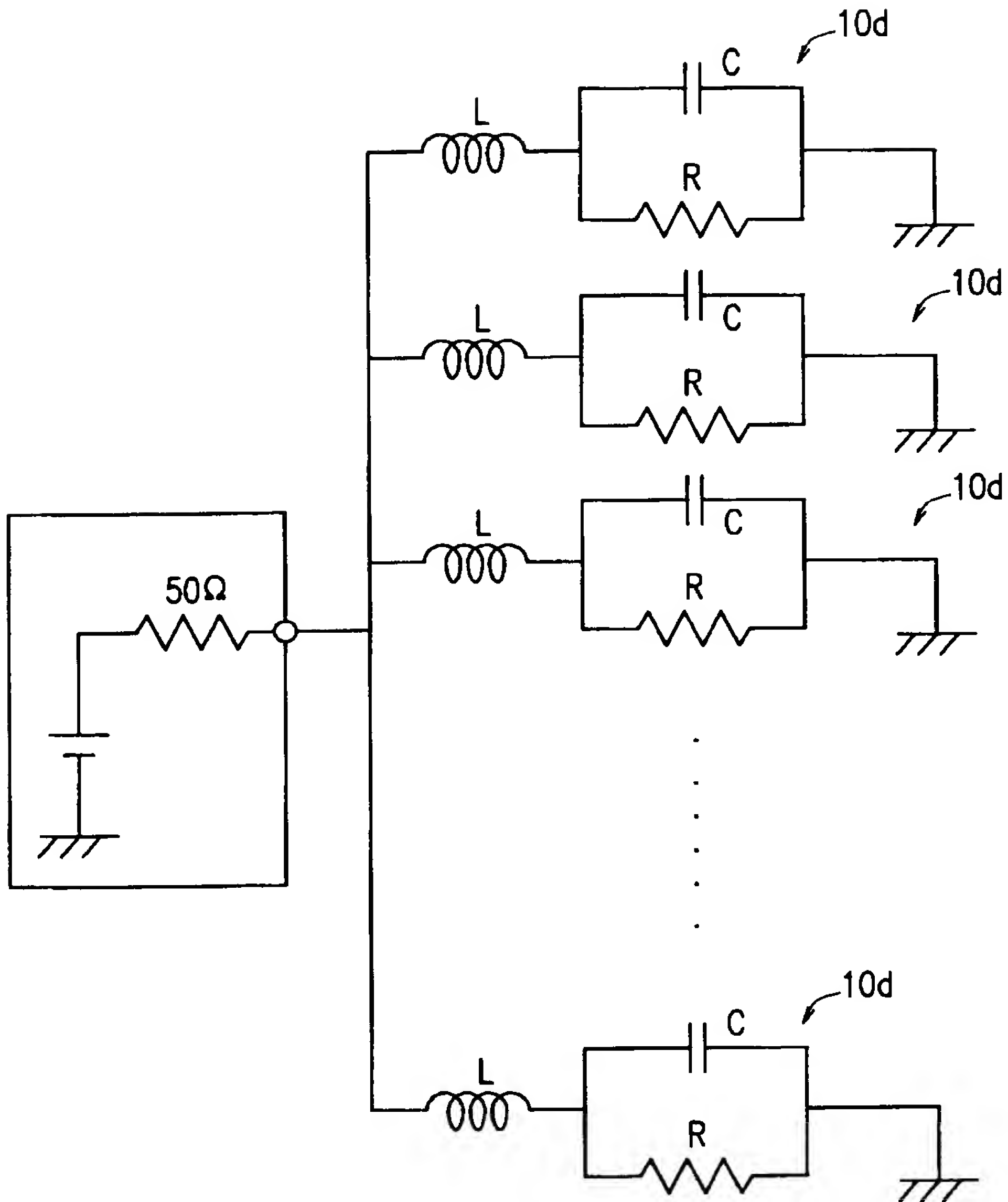
【図 1】



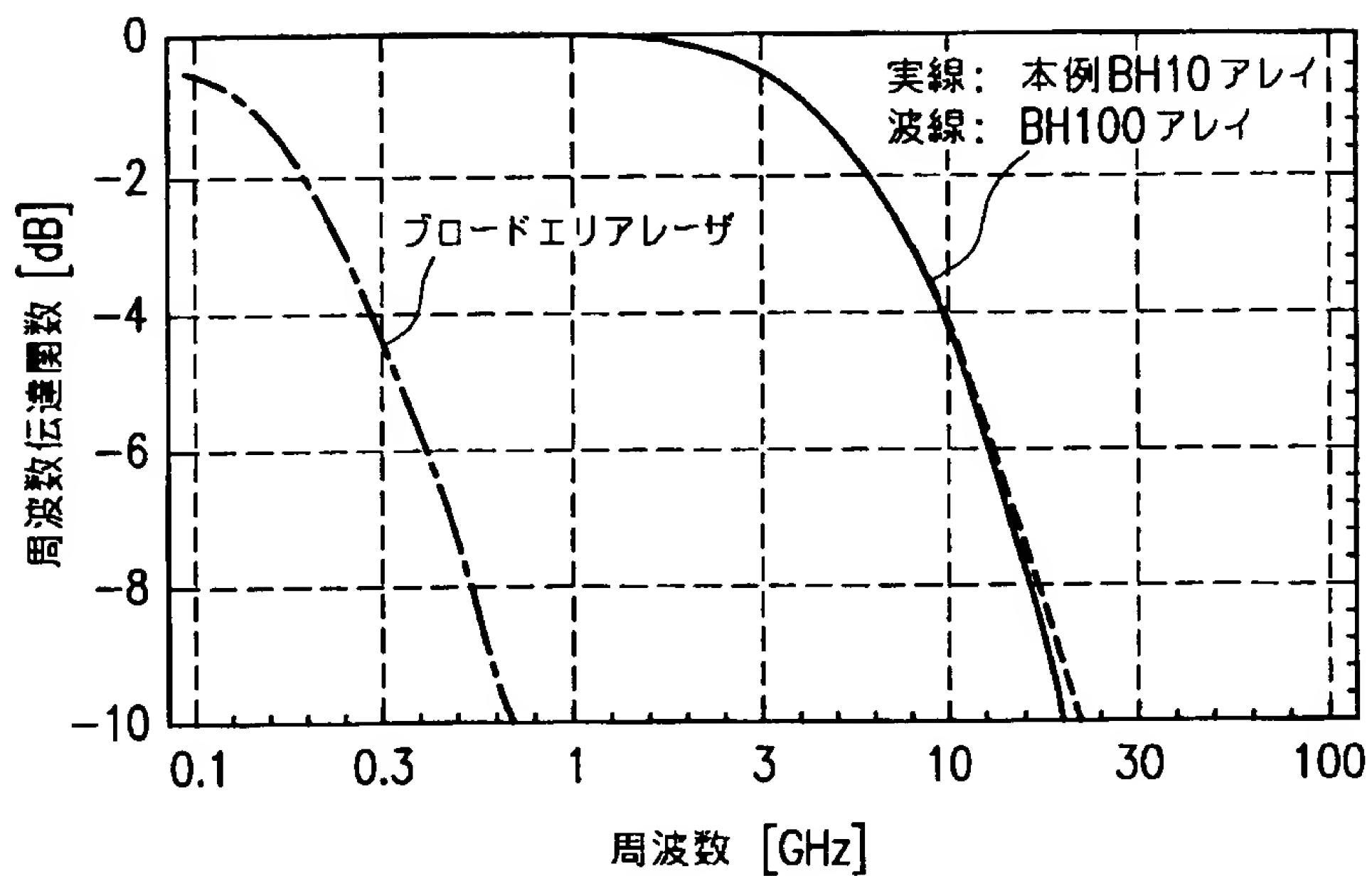
【図 2】



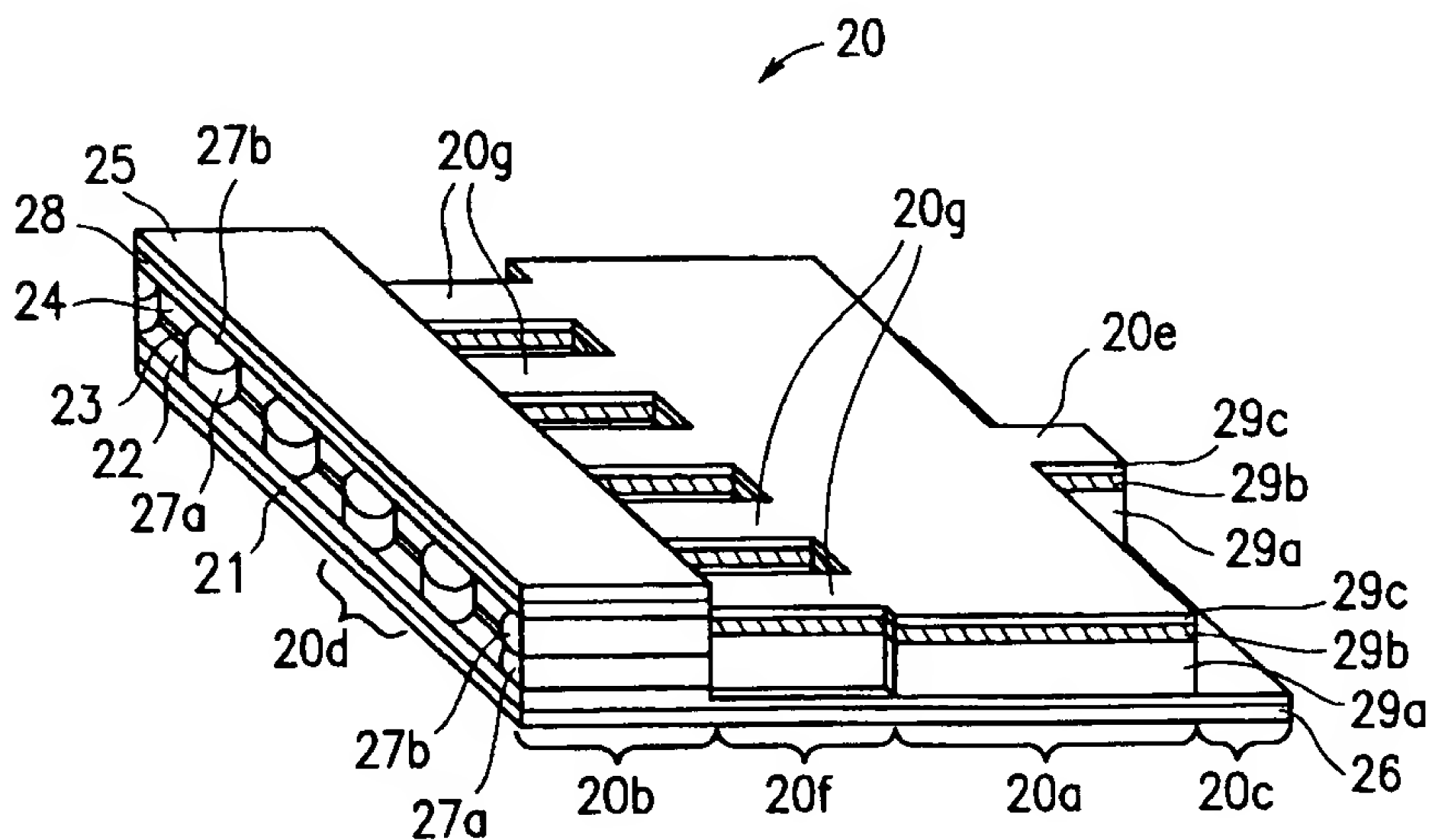
【図 3】



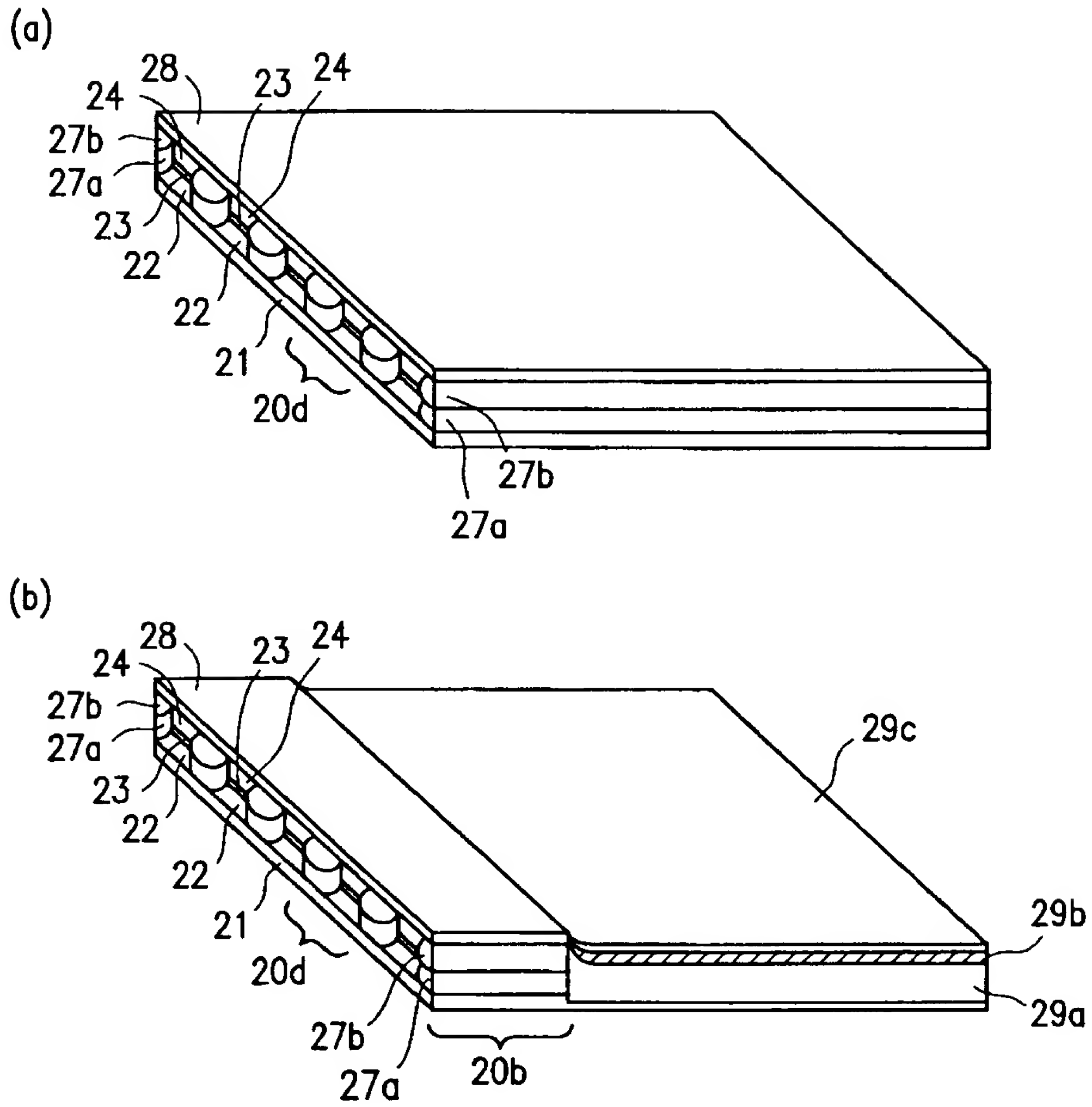
【図 4】



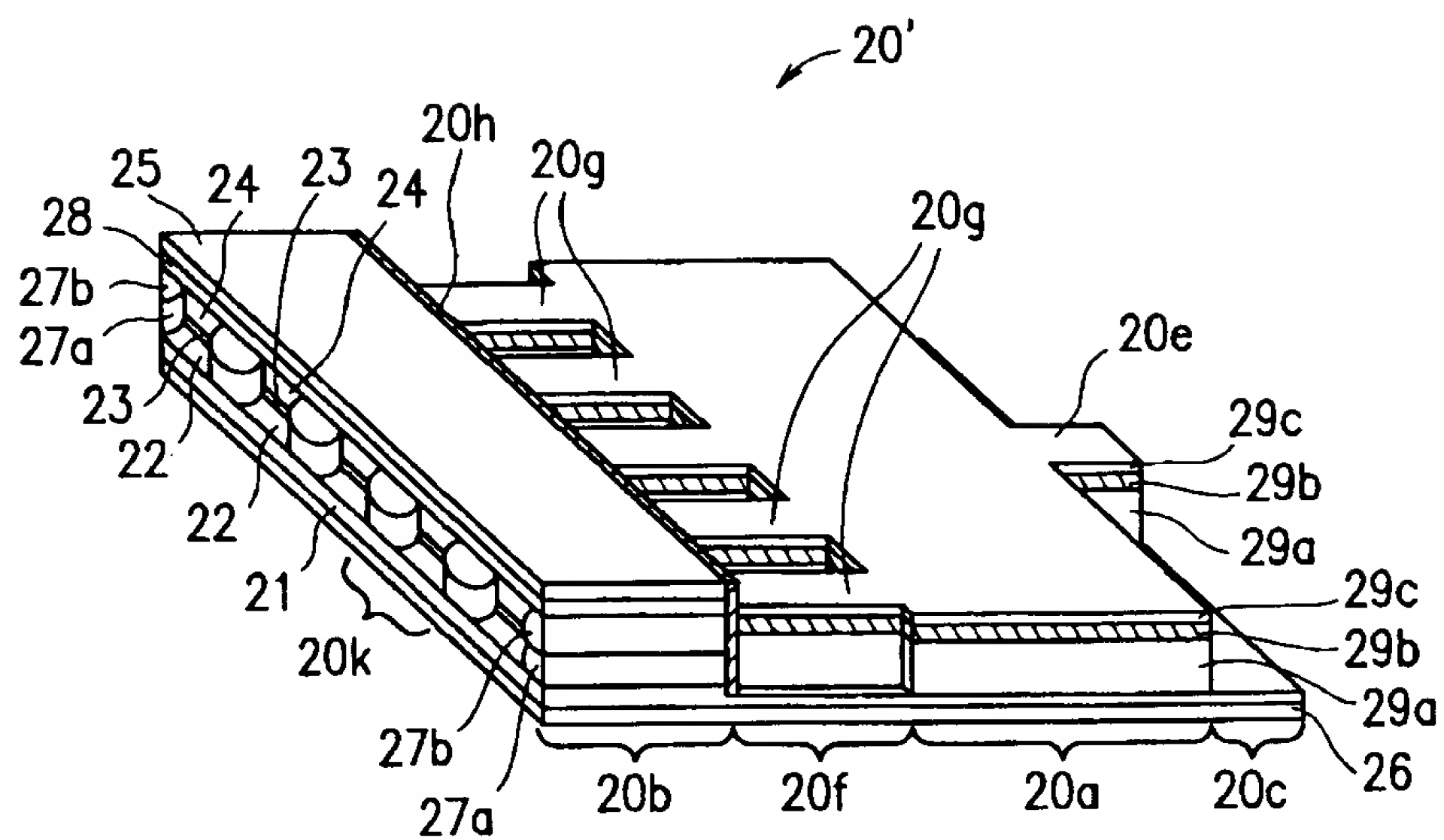
【図 5】



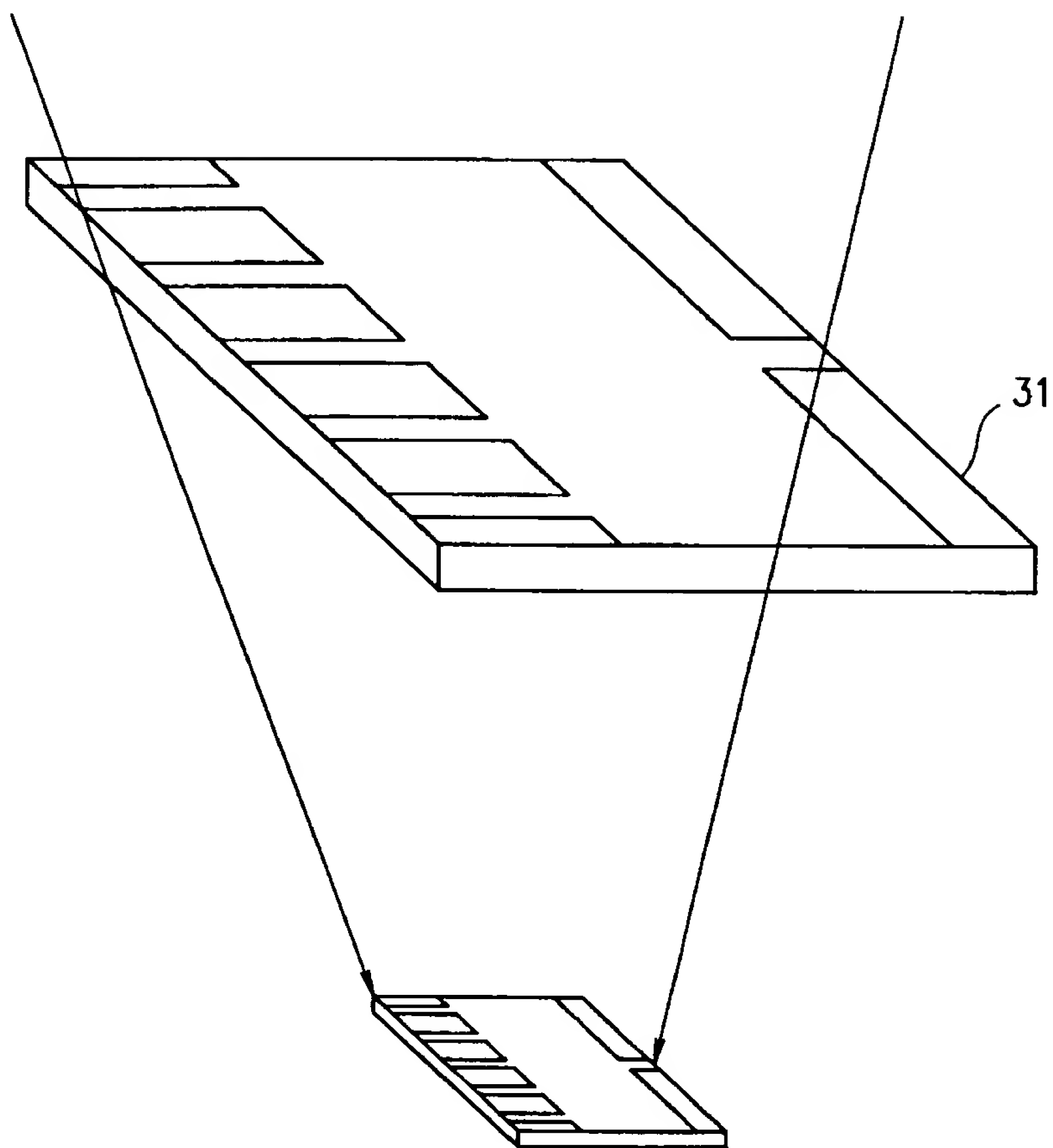
【图 6】



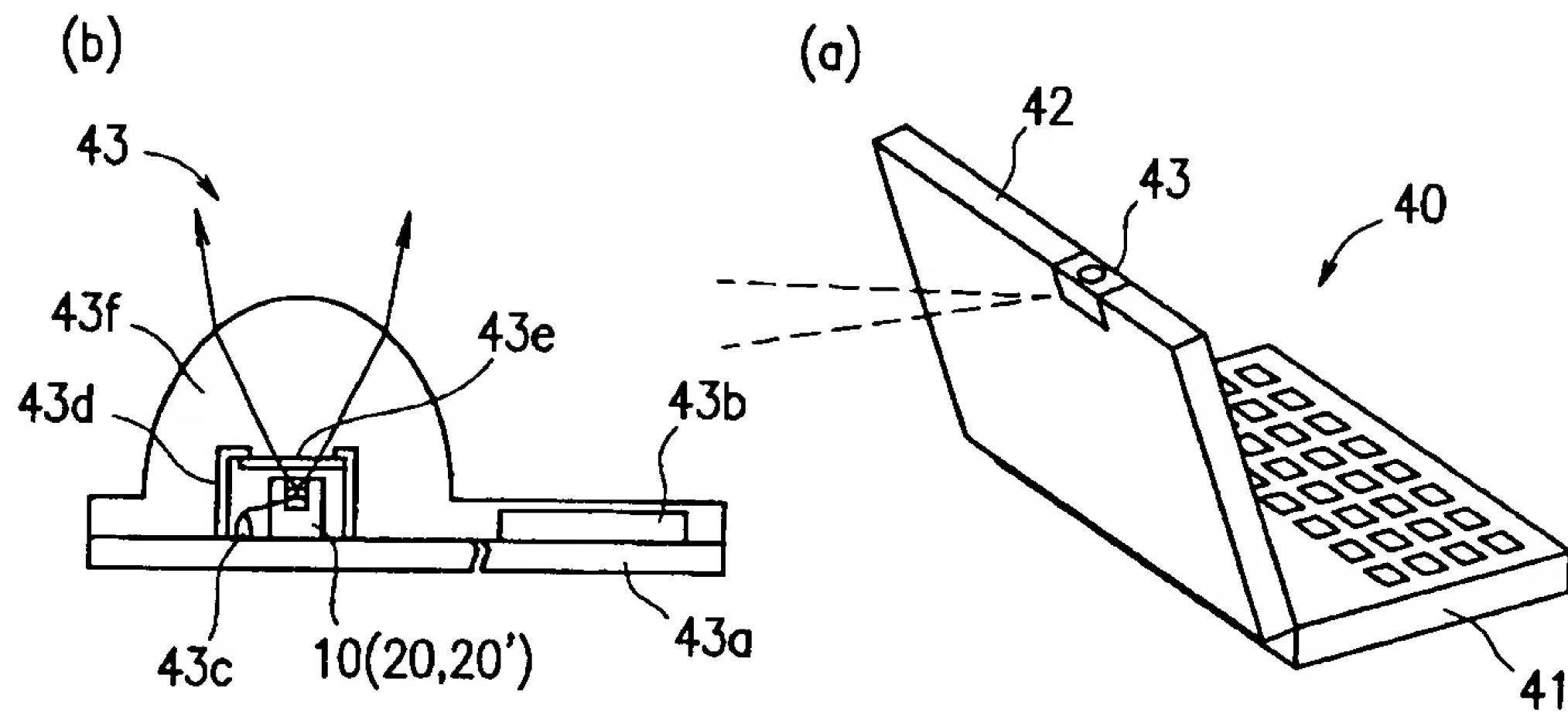
【図 7】



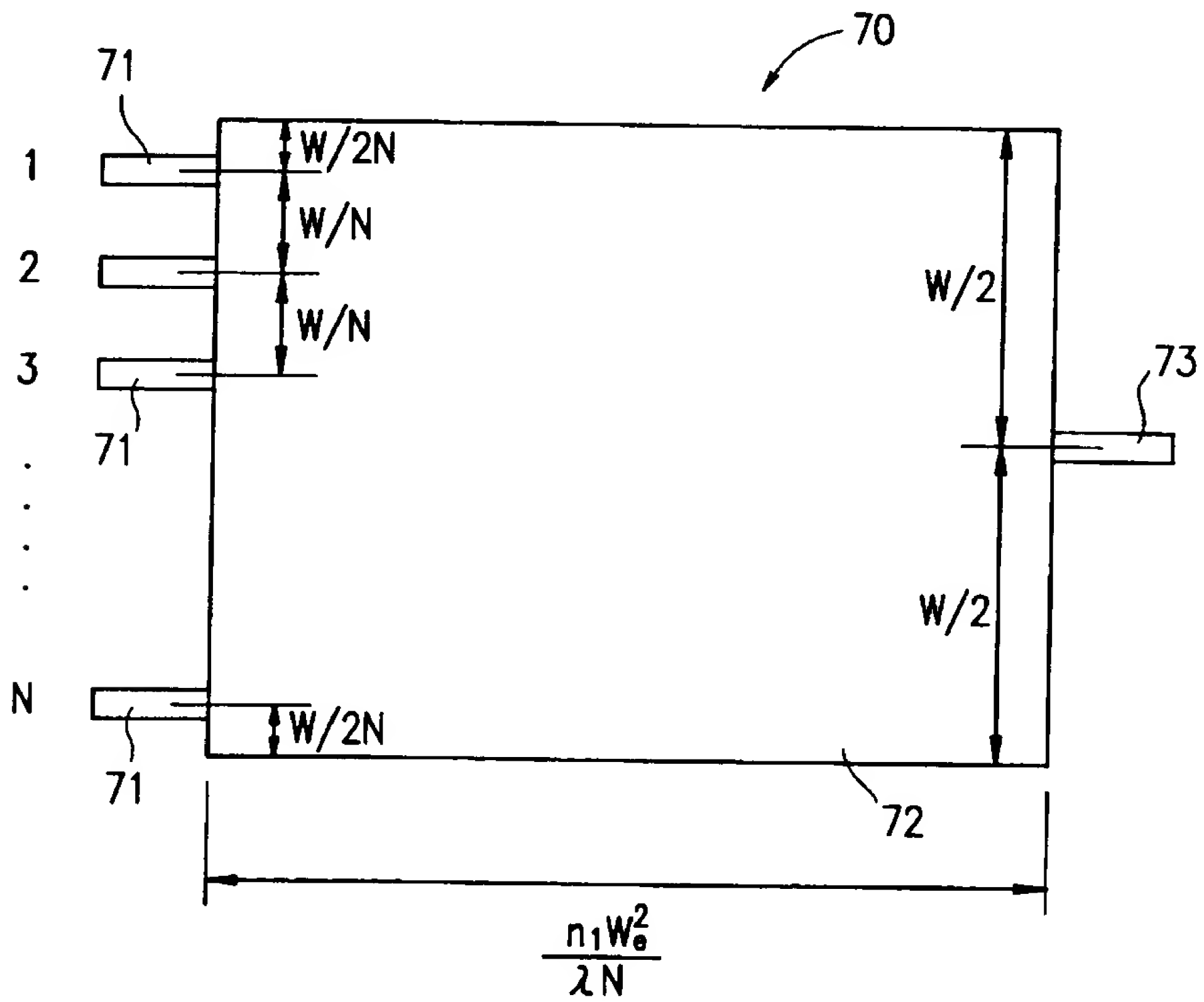
【図 8】



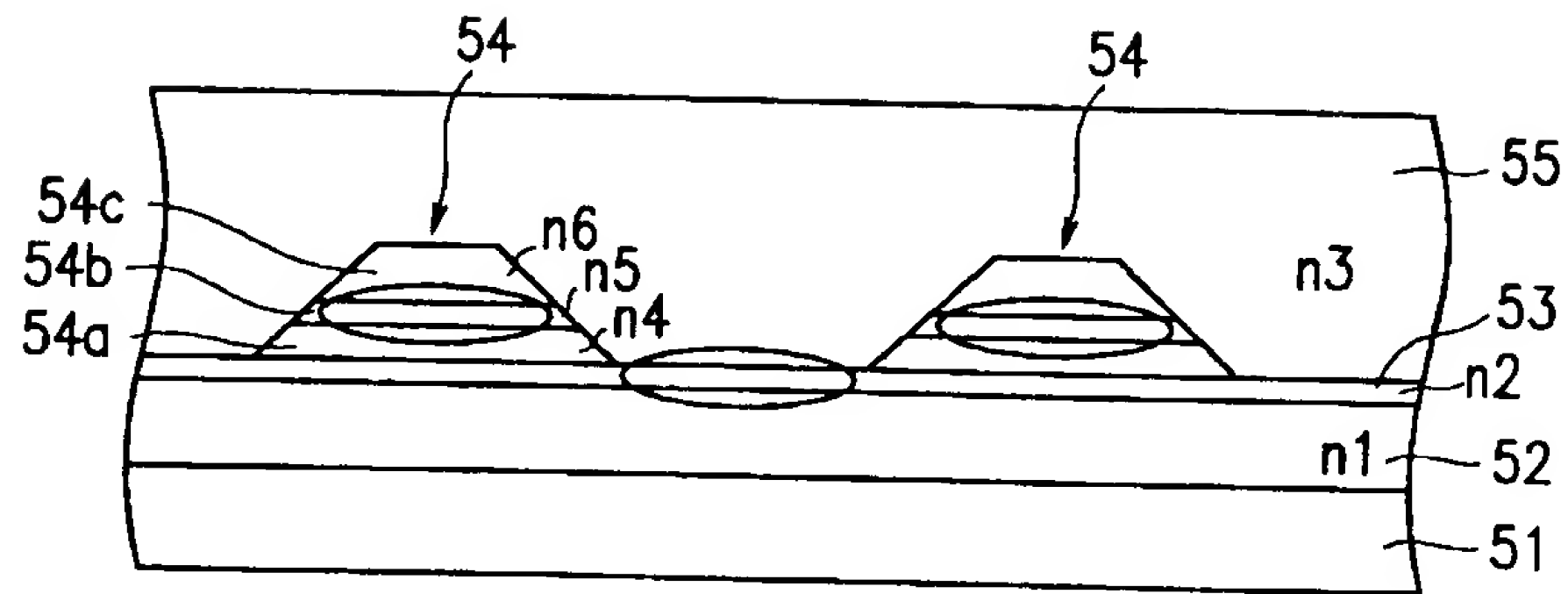
【図 9】



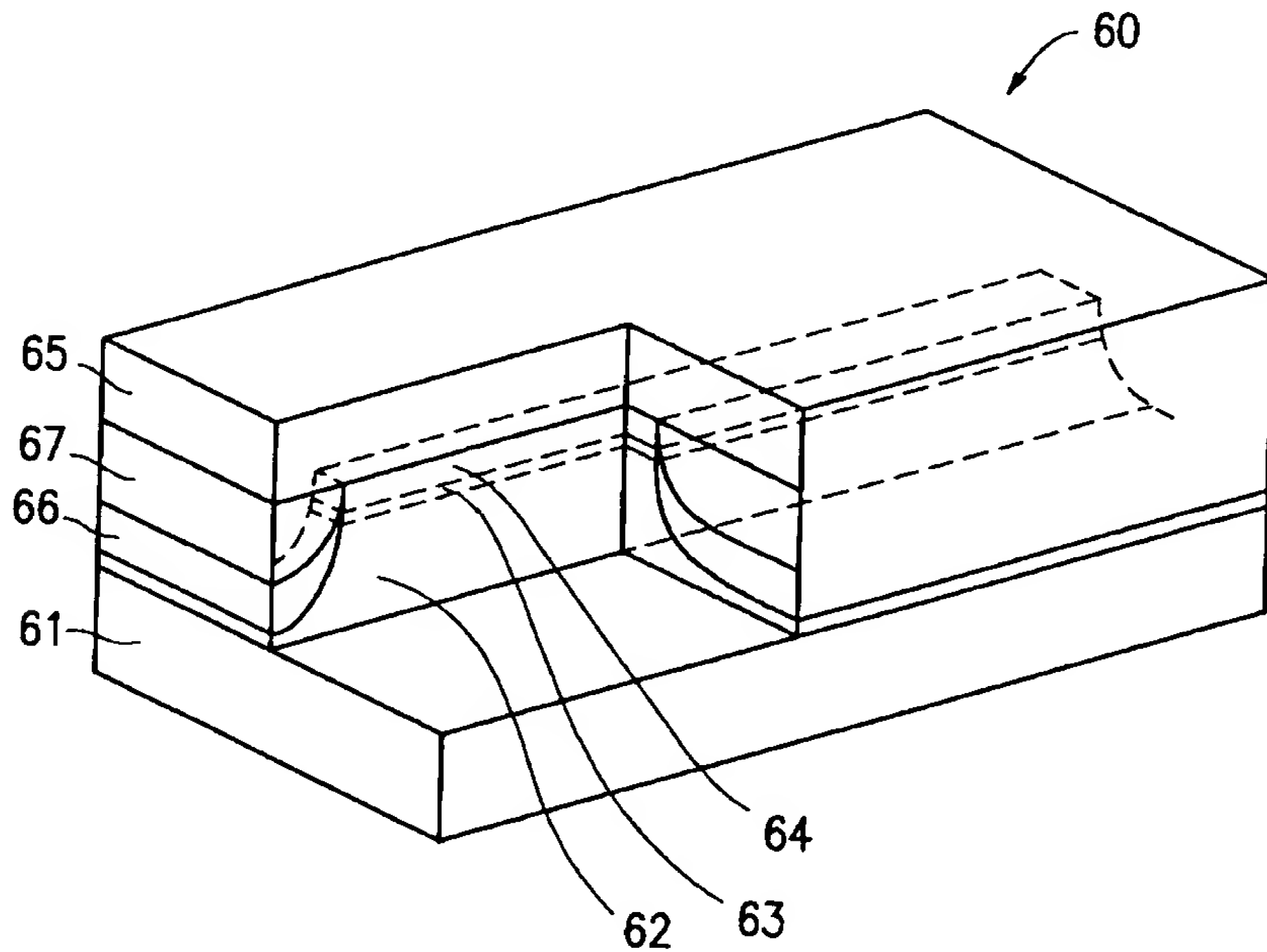
【図 1 0】



【図 1 1】



【図 1 2】





【書類名】 要約書

【要約】

【課題】 高速変調が可能であり、しかも、高出力であって、真円状の均一な放射ビームが得られる。

【解決手段】 半導体基板 1 1 上に、半導体レーザ領域 1 0 b と、MMI 領域 1 0 a と、出力導波路領域 1 0 c とが設けられている。半導体レーザ領域 1 0 b には、活性層 1 3 b から光がそれぞれ発せられる複数のレーザ発光部 1 0 d がアレイ状に配置されている。半導体レーザ領域 1 0 a の各レーザ発光部 1 0 d からそれぞれ発せられる光は、MMI 領域 1 0 a の導波層 1 3 a 内に入射される。導波層 1 3 a 内を伝播する各光は合流されて、レーザ光として、出力導波路 1 0 e から出射される。

【選択図】 図 1

特平 1 1 - 2 7 5 3 9 9

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 0 4 9 ]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
氏 名	シャープ株式会社